

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Akio NAKAYAMA, et al.

GAU:

SERIAL NO: NEW APPLICATION

EXAMINER:

FILED: HERewith

FOR: LIQUID CRYSTAL DISPLAY DEVICE AND MANUFACTURING METHOD THEREFOR

REQUEST FOR PRIORITY

ASSISTANT COMMISSIONER FOR PATENTS

WASHINGTON, D.C. 20231

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date of U.S. Provisional Application Serial Number , filed , is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:


| <u>COUNTRY</u> | <u>APPLICATION NUMBER</u> | <u>MONTH/DAY/YEAR</u> |
|----------------|---------------------------|-----------------------|
| Japan | 2001-028982 | February 6, 2001 |
| Japan | 2001-229099 | July 30, 2001 |

Certified copies of the corresponding Convention Application(s)

- ☐ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
- ☐ (B) Application Serial No.(s)
- ☐ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.


Marvin J. Spivak
Registration No. 24,913



22850

Tel. (703) 413-3000
Fax. (703) 413-2220
(OSMMN 10/98)

C. Irvin McClelland
Registration Number 21,124



日 本 国 特 許 庁
JAPAN PATENT OFFICE



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日
Date of Application:

2001年 7月30日

出 願 番 号
Application Number:

特願2001-229099

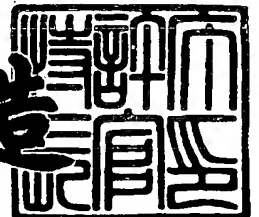
出 願 人
Applicant(s):

株式会社アドバンスト・ディスプレイ

2001年11月26日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3104001

【書類名】 特許願

【整理番号】 A200120403

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/136

【発明者】

【住所又は居所】 熊本県菊池郡西合志町御代志 9 9 7 番地 株式会社アド
バンスト・ディスプレイ内

【氏名】 中山 明男

【発明者】

【住所又は居所】 熊本県菊池郡西合志町御代志 9 9 7 番地 株式会社アド
バンスト・ディスプレイ内

【氏名】 永野 慎吾

【発明者】

【住所又は居所】 熊本県菊池郡西合志町御代志 9 9 7 番地 株式会社アド
バンスト・ディスプレイ内

【氏名】 水沼 昌也

【発明者】

【住所又は居所】 熊本県菊池郡西合志町御代志 9 9 7 番地 株式会社アド
バンスト・ディスプレイ内

【氏名】 小林 和弘

【発明者】

【住所又は居所】 熊本県菊池郡西合志町御代志 9 9 7 番地 株式会社アド
バンスト・ディスプレイ内

【氏名】 小山 均

【特許出願人】

【識別番号】 595059056

【氏名又は名称】 株式会社アドバンスト・ディスプレイ

【代理人】

【識別番号】 100103894

【弁理士】

【氏名又は名称】 家入 健

【先の出願に基づく優先権主張】

【出願番号】 特願2001- 28982

【出願日】 平成13年 2月 6日

【手数料の表示】

【予納台帳番号】 106760

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0014153

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置及びその製造方法

【特許請求の範囲】

【請求項 1】

ゲート配線とソース配線の交差部に設けられたトランジスタと、当該トランジスタに接続された画素電極と、この画素電極に対向する対向電極と、前記対向電極と前記画素電極との間に液晶を挟持した液晶表示装置であって、

前記画素電極は、第 1 の画素電極と、当該第 1 の画素電極よりも上層に設けられた絶縁層よりもさらに上層に設けられると共に当該第 1 の画素電極とは重なり合わない領域を有する第 2 の画素電極を備え、

当該第 1 の画素電極と当該第 2 の画素電極とを電気的に接続した液晶表示装置

【請求項 2】

保持期間中の画素電位を安定させるための蓄積容量を、前記第 2 の画素電極と保持容量電極線との間及び／又は前記第 2 の画素電極と隣接する前段のゲート配線との間に形成したことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 3】

前記第 1 の画素電極をゲート配線と同層に設けたことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 4】

前記ゲート配線の下層に絶縁膜を設け、前記絶縁膜の下層に前記第 1 の画素電極を設けたことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 5】

前記ゲート配線の上層に第 1 のゲート絶縁膜を設け、当該第 1 のゲート絶縁膜の上層に前記第 1 の画素電極を設け、当該第 1 の画素電極の上層に第 2 のゲート絶縁膜を設け、当該第 2 のゲート絶縁膜の上層に層間絶縁膜を設けるとともに、当該層間絶縁膜の上層に前記第 2 の画素電極を設けたことを特徴とする請求項 1 記載のアクティブマトリクス型液晶表示装置。

【請求項 6】

前記第 1 の画素電極は、前記トランジスタのドレイン配線と同層に設けられたことを特徴とする請求項 1 記載の液晶表示装置。

【請求項 7】

前記第 1 の画素電極は、前記トランジスタのドレイン電極と直接接続したことを特徴とする請求項 6 記載の液晶表示装置。

【請求項 8】

前記第 2 の画素電極は、中心部に開口部を有し、当該開口部において前記第 1 の画素電極と対向電極の間で前記絶縁膜、前記液晶を挟持することを特徴とする請求項 1 記載の液晶表示装置。

【請求項 9】

ゲート配線とソース配線の交差部に設けられたトランジスタと、当該トランジスタのドレイン電極に接続された画素電極と、この画素電極に対向する対向電極と、前記対向電極と前記画素電極との間に液晶を挟持した液晶表示装置であって

前記画素電極は、第 1 の画素電極と、当該第 1 の画素電極よりも上層に設けられた絶縁層よりもさらに上層に設けられると共に当該第 1 の画素電極とは重なり合わない領域を有する第 2 の画素電極を備え、

当該第 1 の画素電極及び当該第 2 の画素電極を前記ドレイン電極と電氣的に接続した液晶表示装置。

【請求項 10】

前記第 1 の画素電極において、第 2 の画素電極と重合しない領域の面積が、表示に有効な開口部の面積の数%～数 10%であることを特徴とする請求項 1 又は 9 記載の液晶表示装置。

【請求項 11】

前記絶縁層の膜厚が 500nm 以上であることを特徴とする請求項 1 又は 9 記載の液晶表示装置。

【請求項 12】

前記画素電極は、透明電極であることを特徴とする請求項 1 乃至 11 記載の液晶表示装置。

【請求項 1 3】

前記第 1 の画素電極と前記第 2 の画素電極に印加される電圧比が 0. 5 : 1. 0 ~ 0. 9 : 1. 0 であることを特徴とする請求項 1 又は 9 記載の液晶表示装置。

【請求項 1 4】

一対の基板に液晶を挟持し、複数の画素を有する液晶表示装置であって、
1 つの画素に対して異なる電圧を印加する手段と、
前記各基板の液晶と接する面に設けられ、前記液晶を配向させる配向膜と、
前記各基板の液晶と接する面と反対側の面に設けられた偏光板と、
前記偏光板と前記基板の間に設けられ、液晶の配向状態を固定する光学補償膜を備えた液晶表示装置。

【請求項 1 5】

前記液晶の複屈折 Δn と液晶層の厚さ d との積が $0. 3 0 \mu m \leq \Delta n \cdot d \leq 0. 5 0 \mu m$ の関係を充足することを特徴とする請求項 1 4 記載の液晶表示装置。

【請求項 1 6】

ゲート配線とソース配線の交差部に設けられたトランジスタと、当該トランジスタに接続された画素電極と、この画素電極に対向する対向電極と、前記対向電極と前記画素電極との間に液晶を挟持した液晶表示装置の製造方法であって、
第 1 の画素電極を製造するステップと、
当該第 1 の画素電極よりも上層に絶縁層を製造するステップと、
当該絶縁層よりもさらに上層に当該第 1 の画素電極とは重なり合わない領域を有し、当該第 1 の画素電極と電氣的に接続された第 2 の画素電極を製造するステップとを備えた液晶表示装置の製造方法。

【請求項 1 7】

ゲート配線とソース配線の交差部に設けられたトランジスタと、当該トランジスタのドレイン電極に接続された画素電極と、この画素電極に対向する対向電極と、前記対向電極と前記画素電極との間に液晶を挟持した液晶表示装置の製造方法であって、

前記ドレイン電極に電氣的に接続された第 1 の画素電極を製造するステップと

当該第 1 の画素電極よりも上層に絶縁層を製造するステップと、

当該絶縁層よりもさらに上層に当該第 1 の画素電極とは重なり合わない領域を有し、前記ドレイン電極と電氣的に接続された第 2 の画素電極を製造するステップとを備えた液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明が属する技術分野】

本発明は、マトリックス型液晶表示装置に関するものであり、特に、当該液晶表示装置の視野角特性に関する技術分野に属するものである。

【0002】

【従来の技術】

液晶表示装置等のマトリックス型表示装置は、通常、薄膜トランジスタ（以下、TFTという）等が設けられた薄膜トランジスタアレイ基板（以下、TFTアレイ基板という）とカラーフィルタ及びブラックマトリクス等が設けられた対向基板の 2 枚の基板を有し、そして、それらの基板の間に液晶等の表示材料を挟持している。そして、この表示材料に対して選択的に電圧を印加することにより、画像表示を実現している。

【0003】

TFTアレイ基板の等価回路を図 1 7 に示す。図 1 7 に示されるように、画素はマトリクス状に配置されている。図 1 7 において、G 1、G 2、G 3 は、走査信号線（以下、ゲート配線とする）である。S 1、S 2、S 3 は、映像信号線（以下ソース配線とする）である。C s 1、C s 2、C s 3 は、保持期間中の画素電極の電位を安定させるための保持容量電極線（以下、C s 配線とする）である。1 1 1 乃至 1 3 3 は TFT である。この TFT は、スイッチング素子として機能し、画素電極への電荷の充放電を制御する。2 1 1 乃至 2 3 3 は、保持容量（以下、C s 容量とする）であり、画素電極と C s 配線との間に絶縁膜を形成することにより作製する。画素の電極は、ITO (Indium Tin Oxide) 等の透明電極により形成される。3 1 1 乃至 3 3 3 は、対向電極と液晶との間に形成された液

晶容量C_{lc}である。

【0004】

ここで、TFTのONとOFFは、当該TFTのゲート電極に接続されたゲート配線に対する電圧パルスの印加により制御する。画素電極は、TFTを介して、ソース配線と接続されている。このソース配線の信号レベルの大小により、画素電極に充電される電荷量が変化し、画素電極の電位が設定される。そして、画素電極と対向電極間の電圧に応じて、液晶の変位量が変わり、裏面からの透過光の光量を変える。従って、ソース配線の信号レベルを制御することで、光学的信号変化を制御し、映像を表示している。

【0005】

映像の品質を高めるためには、ゲート配線等の信号レベルの変化による画素電位の変動をできるだけ小さくする必要がある。そのため、画素電極にC_s容量211乃至233を設けて、画素の総容量を大きくしている。C_s容量は、対向電極と同電位のC_s配線と画素電極の間に絶縁膜を設けて形成する。

【0006】

次に、従来のTFTアレイ基板における画素レイアウトを図18に示す。また、図18における画素をA-A'方向に切断した場合の断面図を図19に示す。

【0007】

図18において、2はゲート配線、4は半導体薄膜、7はソース配線、8はソース電極、9はドレイン電極、11はC_s配線、14は画素電極である。図19において、1はガラス基板、2はTFTのゲート配線、3はゲート絶縁膜、4は半導体薄膜、8はソース電極、9はドレイン電極、11はC_s配線、14は画素電極、103は絶縁膜である。

【0008】

ここで、図19を用いて、従来のTFTアレイ基板の製造方法について説明する。まず、ガラス基板1上にゲート電極となる金属膜を成膜し、レジストパターンを現像し、ゲート電極2を形成する。レジストを除去した後、図19に示すように、下からゲート絶縁膜3、i層及びn層からなる半導体薄膜4を成膜し、レジストパターンを現像し、この半導体薄膜4をエッチングする。レジストを除去

した後、画素電極となるITO薄膜を成膜し、レジストを現像してITO膜をエッチングすることにより、画素電極14を形成する。レジストを除去した後、金属膜を成膜し、レジストパターンを現像して、エッチングによりソース電極8及びドレイン電極9を形成する。さらに、TFTのバックチャネル側の全てのn層及びi層の一部をエッチング（バックチャネルエッチ）して、絶縁膜103を成膜する。

【0009】

次に、従来のTFTの構造と機能について例を用いて説明する。図18に示すTFTの画素電極14に電荷を充電する場合、ソース電極8には、9V程度の正の電圧を印加し、ゲート電極2には、20V前後の正の電圧を印加する。これにより、TFTは、ON状態となり、ドレイン電極9及び画素電極14は、9V近くにまで充電される。その後、画素電極の電位が十分上昇したところで、ゲート電極2には、-5V程度の負の電圧を印加し、TFTをオフさせ、画素に電荷を閉じ込める。

【0010】

ところで、液晶表示素子の動作モードには、TN (Twisted Nematic) 型に加え、広視野角化がはかれるIPS (In Plane Switching) 型やVA (Vertical Alignment) 型等さまざまな動作モードが使用されている。ここで、TN型の液晶表示素子のノーマリ・ホワイト（白背景に黒表示）モードにおける液晶印加電圧と透過率の関係（V-T特性）を図20に示す。図20に示されるように、透過率が増加し始める電圧（しきい値電圧 V_{th} ）と、透過率の変化がほぼ終了する電圧（飽和電圧 V_{sat} ）との間に例えば1～2V程度の差がある。TFTをスイッチング素子として用いたアクティブマトリックス型液晶表示素子では、この V_{th} と V_{sat} の間にいくつかの電圧レベルを設けることにより、階調表示を行う。

【0011】

TN型液晶表示素子においては、動作原理上、視野角を変えたときの透過率の変化が大きく、視野角範囲がせまいという問題がある。この問題を改善するための従来技術について、さらに図を用いて詳細に述べる。

【0012】

一つの画素において、画素電極と、液晶を挟持して対向する対向電極との間に、同一の電圧を印加しながら、液晶に印加される電界強度が異なる領域を設ける技術が提案されている。この従来技術においては、図 1 9 に示されるように、画素電極 1 4 の上層に絶縁膜 1 0 3 を成膜した後、画素電極 1 4 上における絶縁膜 1 0 3 を除去した領域 A と残した領域 B を形成する。実際には、T F T アレイ基板上及び対向基板上には、配向膜を塗布するため、図 1 8 における画素領域上には配向膜が形成されており、この配向膜の部分でも電圧降下が起きるが、無視できるレベルであるため、以降の説明においてこの配向膜について省略しても問題はない。

【 0 0 1 3 】

画素電極 1 4 上の絶縁膜 1 0 3 を除去した領域 A では、画素電極 1 4 と対向電極との間に印加した電圧が液晶に印加される。絶縁膜 1 0 3 を残した領域 B では、絶縁膜の部分で電圧降下が発生し、画素電極 1 4 と対向電極間に印加した電圧がそのまま印加されない。すなわち、画素電極 1 4 上において、電極間印加電圧に対する透過率特性（V-T 特性）が互いに異なる領域 A、B を一つの画素内に設ける。

【 0 0 1 4 】

図 2 0 （a）に絶縁膜 1 0 3 を除去した領域 A における画素の V-T 特性曲線を示す。また、図 2 0 （b）に絶縁膜 1 0 3 を残した領域 B における画素の V-T 特性曲線を示す。液晶表示装置全体に比べて各画素が十分小さければ、画素の V-T 特性曲線は、観察者には、図 2 0 （a）、（b）の特性の総和である図 2 0 （c）に示すように映る。この結果、 V_{th} と V_{sat} の差が実質的に拡大されたことになる。

【 0 0 1 5 】

V_{th} と V_{sat} の差の拡大に伴って、階調表示を行ったときの視野角範囲の狭さも軽減される。図 2 1 に、V-T 特性の視野角方向による変化の様子を示す。図 2 1 （a）は、画素電極上で液晶に印加される電界強度が異なる領域を設けなかった場合を示し、図 2 1 （b）は、図 1 8 に示すように画素電極上の絶縁膜を一部除去して、液晶に印加される電界強度が異なる領域を設けた場合を示す。

【0016】

動作モードがTN型の液晶表示素子では、視野角方向を変えることにより印加電圧と透過率の関係が実線から破線のように変化する。そのため、画素電極上で電界強度が異なる領域を設けなかった場合には、図21(a)に示すように、視野角方向を変えると透過率も大きく変化する。これに対し、図21(b)に示すように、電界強度が異なる領域を設けた場合には、特性の異なる領域を一つの画素として見た場合の視野角方向の変化によるV-T特性の電圧シフト幅がほぼ同じであるため、印加電圧による透過率の変化が緩やかな分だけ視野角方向による透過率の変化が小さく、視野角範囲が広くなる。

【0017】

他方、TNモードを用いた液晶表示装置に対して視野角を拡大する方法として、様々な方法が提案されている。例えば、配向分割により画素内の液晶分子の配列方向、即ち電圧を加えたときの液晶分子の立ち上がり方向を異ならせることにより視野角の拡大をする方法や一つの画素の液晶に異なる電圧が印加されるような構造により電圧輝度特性の傾きを緩やかにすることで視野角の拡大をする方法がある。さらには、液晶と偏光板の間に位相差板等の光学補償膜を挿入することにより液晶に電圧を印加した黒表示状態としたときの光抜けを抑え、その結果として視野角を拡大する方法等がある。

【0018】

この視野角特性における課題としては、中間調の階調反転がある。TNモードでは、左右方向及び上方向において階調反転が起こりにくく、下方向において階調反転が起こりやすいという特性を有する。図22に従来のTNモード液晶表示装置のパネル正面での相対透過率が100%、75%、50%、25%、及び黒表示となる電圧を印加した場合における上下方向の相対透過率と角度の関係を示す。図から明らかなように、-20度程度で中間調の表示をしたときに、相対輝度曲線の交差が起こり、下方向からの表示が黒くつぶれてしまい表示品位が著しく劣化することがわかる。

【0019】

【発明が解決しようとする課題】

上述したように、視野角範囲を広げるためには、一つの画素内で液晶に印加する電界強度が異なる領域をつくる必要がある。このような領域をつくるために、画素電極上の絶縁膜を除去した領域と残す領域を形成することが提案されている。そして、視野角範囲を広げるためには、複数のV-T特性を総和した特性曲線の傾きを緩やかにする必要があり、絶縁膜厚を厚く形成し、さらにこの厚い絶縁膜を同一画素電極上で除去する必要がある。

【0020】

このような構成を採用することにより、同一画素電極上において高い絶縁膜の段差が形成される。従って、パネルプロセスにおいて配向膜を塗布しても段差を埋めることはできず、液晶表示装置の個々の画素内に大きな段差が形成されることになる。この段差部の側壁及び側壁下周辺は、パネルプロセスにおいてラビング等による配向処理がかかりにくくなることに起因して電圧を印加しても所望の方向に液晶が配向しにくくなり、光漏れの原因となる。このため、ノーマリーホワイト方式の液晶表示装置において、黒表示をさせるために十分な電圧を印加しても光漏れのために黒の輝度が高くなり、コントラストの低下を招くという構造的な問題があった。

【0021】

近年、TVのディスプレイに液晶表示装置が採用されるに至り、高コントラストに対する要求はますます高まっている。他方、中間調において階調反転が生じるという問題点もあった。

【0022】

この本発明は、このような従来の問題を解決するためになされたもので、画素構造として、段差を減らし、かつ、一つの画素内で液晶に印加する電界強度が異なる領域を容易に作り込み、視野角が広く、コントラストが高い液晶表示装置を実現することを目的とするものである。

【0023】

【課題を解決するための手段】

本発明にかかる液晶表示装置は、ゲート配線（例えば、本実施の形態におけるゲート配線2）とソース配線（例えば、本実施の形態におけるソース配線7）の

交差部に設けられたトランジスタと、当該トランジスタに接続された画素電極（例えば、本実施の形態における画素電極 1 4、1 6）と、この画素電極に対向する対向電極（例えば、本実施の形態における対向電極 2 4）と、前記対向電極と前記画素電極との間に液晶を挟持した液晶表示装置であって、前記画素電極は、第 1 の画素電極（例えば、本実施の形態における画素電極 1 6）と、当該第 1 の画素電極よりも上層に設けられた絶縁層（例えば、本実施の形態におけるゲート絶縁膜 3、層間絶縁膜 1 0 1）よりもさらに上層に設けられると共に当該第 1 の画素電極とは重なり合わない領域を有する第 2 の画素電極（例えば、本実施の形態における画素電極 1 4）を備え、当該第 1 の画素電極と当該第 2 の画素電極とを電氣的に接続したものである。

【 0 0 2 4 】

このような構成により、視野角範囲の改善方法として個々の画素内で領域によって液晶に印加する電界強度を変えるために、従来のように絶縁膜の有無等による段差構造を作らなくてすむため、段差部及び段差部下周辺における液晶の配向乱れによる光漏れの発生をなくすことができ、黒輝度が低く、コントラストが高く、かつ視野角範囲の広い液晶表示装置を実現することができる。

【 0 0 2 5 】

ここで、上述の液晶表示装置において、保持期間中の画素電位を安定させるための蓄積容量を、前記第 2 の画素電極と保持容量電極線（例えば、本実施の形態における C S 配線 1 1）との間及び／又は前記第 2 の画素電極と隣接する前段のゲート配線（例えば、本実施の形態におけるゲート配線 2 a）との間に形成するようにしてもよい。

【 0 0 2 6 】

また、第 1 の画素電極をゲート配線と同層に設けることも望ましい。

【 0 0 2 7 】

さらに、ゲート配線の下層に絶縁膜（例えば、本実施の形態における絶縁膜 1 0 2）を設け、前記絶縁膜の下層に前記第 1 の画素電極を設けるようにしてもよい。

【 0 0 2 8 】

また、前記ゲート配線の上層に第1のゲート絶縁膜（例えば、図12におけるゲート絶縁膜3）を設け、当該第1のゲート絶縁膜の上層に前記第1の画素電極を設け、当該第1の画素電極の上層に第2のゲート絶縁膜（例えば、図12におけるゲート絶縁膜103）を設け、当該第2のゲート絶縁膜の上層に層間絶縁膜（例えば、図12における層間絶縁膜101）を設けるとともに、当該層間絶縁膜の上層に前記第2の画素電極を設けることが望ましい。

【0029】

前記第1の画素電極は、前記トランジスタのドレイン配線（例えば、本実施の形態におけるドレイン配線9）と同層に設けるようにしてもよい。

【0030】

また、前記第1の画素電極は、前記トランジスタのドレイン電極と直接接続してもよい。

【0031】

さらに、前記第2の画素電極は、中心部に開口部を有し、当該開口部において前記第1の画素電極と対向電極の間に前記絶縁膜、前記液晶を挟持するようにしてもよい。

【0032】

また、本発明の他の液晶表示装置（例えば、図10における液晶表示装置）は、ゲート配線とソース配線の交差部に設けられたトランジスタと、当該トランジスタのドレイン電極に接続された画素電極と、この画素電極に対向する対向電極と、前記対向電極と前記画素電極との間に液晶を挟持した液晶表示装置であって、前記画素電極は、第1の画素電極と、当該第1の画素電極よりも上層に設けられた絶縁層よりもさらに上層に設けられると共に当該第1の画素電極とは重なり合わない領域を有する第2の画素電極を備え、当該第1の画素電極及び当該第2の画素電極を前記ドレイン電極と電氣的に接続するようにしてもよい。

【0033】

好適な実施の形態によれば、前記第1の画素電極において、第2の画素電極と重ならない領域の面積が、表示に有効な開口部の面積の数%～数10%であることが望ましい。また、前記絶縁層の膜厚が500nm以上とすることが好ましい。

。尚、画素電極は、透明電極とすることが望ましい。さらに、前記第 1 の画素電極と前記第 2 の画素電極に印加される電圧比が $0.5 : 1.0 \sim 0.9 : 1.0$ であることが望ましい。

【0034】

また、本発明にかかる他の液晶表示装置（例えば、図 14 に示す液晶表示装置）は、一对の基板に液晶を挟持し、複数の画素を有する液晶表示装置であって、1つの画素に対して異なる電圧を印加する手段と、前記各基板の液晶と接する面に設けられ、前記液晶を配向させる配向膜と、前記各基板の液晶と接する面と反対側の面に設けられた偏光板と、前記偏光板と前記基板の間に設けられ、液晶の配向状態を固定する光学補償膜を備えたものである。このような構成により、中間調の階調反転を抑制することができる。

【0035】

ここで、液晶の複屈折 Δn と液晶層の厚さ d との積が $0.30 \mu\text{m} \leq \Delta n \cdot d \leq 0.50 \mu\text{m}$ の関係を充足することが好ましい。

【0036】

他方、本発明にかかる液晶表示装置の製造方法は、ゲート配線とソース配線の交差部に設けられたトランジスタと、当該トランジスタに接続された画素電極と、この画素電極に対向する対向電極と、前記対向電極と前記画素電極との間に液晶を挟持した液晶表示装置の製造方法であって、第 1 の画素電極を製造するステップと、当該第 1 の画素電極よりも上層に絶縁層を製造するステップと、当該絶縁層よりもさらに上層に当該第 1 の画素電極とは重なり合わない領域を有し、当該第 1 の画素電極と電氣的に接続された第 2 の画素電極を製造するステップとを備えたものである。

【0037】

また、本発明にかかる他の液晶表示装置の製造方法は、ゲート配線とソース配線の交差部に設けられたトランジスタと、当該トランジスタのドレイン電極に接続された画素電極と、この画素電極に対向する対向電極と、前記対向電極と前記画素電極との間に液晶を挟持した液晶表示装置の製造方法であって、前記ドレイン電極に電氣的に接続された第 1 の画素電極を製造するステップと、当該第 1 の

画素電極よりも上層に絶縁層を製造するステップと、当該絶縁層よりもさらに上層に当該第1の画素電極とは重なり合わない領域を有し、前記ドレイン電極と電氣的に接続された第2の画素電極を製造するステップとを備えたものである。

【0038】

【発明の実施の形態】

本発明について、複数の実施の形態を説明する。

【0039】

実施の形態1.

本発明の実施の形態1にかかるアクティブマトリクス型液晶表示装置を図1、図2及び図3を用いて説明する。図1にTFTアレ基板における画素の平面図を示し、図2に図1における画素をA-A'方向に切断した場合の断面図を示し、さらに図3にTFTアレ基板、対向基板、液晶からなる液晶表示装置の表示部分の断面構造図を示す。

【0040】

図1において、2はゲート配線、4は半導体薄膜、7はソース配線、8はソース電極、9はドレイン電極、11はCs配線、14は第二層目のITOからなる画素電極、15は画素電極14とドレイン電極9のコンタクト、16は第一層目のITOからなる画素電極、17は第一層目のITOからなる画素電極16と第二層目のITOからなる画素電極14とのコンタクトである。尚、コンタクト15、17は、画素電極14の一部が延在することにより構成されている。

【0041】

図2において、1はガラス基板、3はゲート絶縁膜、5は下層が真性半導体層（以下i層）、上層にn型の不純物をもつn層から構成される半導体薄膜、10は層間絶縁膜であり、その他の符号を付した構成は、図1で示した構成と同一の構成か又は相当部を示すため、その説明を省略する。

【0042】

図3において、21はガラス基板、22は遮光膜、23はカラーフィルタの色材、24はITO等の透明導電膜からなる対向電極、25は配向膜、26は液晶である。図1、図2及び図3に示されるように、本実施の形態における液晶表示

装置の画素電極は、2つの画素電極14、画素電極16を有している。この画素電極14は、画素電極よりも上層に設けられた層間絶縁膜101よりもさらに上層に設けられている。また、画素電極14と画素電極16とは、対向電極側からみて相互に重なり合わない領域を有する。さらに、画素電極14は、ドレイン電極9と電氣的に接続するとともに、画素電極16とも電氣的に接続している。

【0043】

これらの図1、図2及び図3を用いて、液晶表示装置の製造方法を説明する。まず、ガラス基板1上に金属膜をスパッタして成膜し、写真製版及びエッチングによってパターニングすることによりゲート配線2とCs配線11を形成する。次に、ITO膜をスパッタして成膜し、パターニングすることにより第一層目のITOからなる画素電極16を形成する。その後、ゲート絶縁膜3を成膜する。さらに、半導体薄膜を成膜し、パターニングすることによりTFTの半導体薄膜5を形成する。そして、金属膜をスパッタして成膜し、パターニングすることにより、ソース配線7、ソース電極8、ドレイン電極9を形成する。このパターン形成工程におけるエッチングにより、金属配線パターンがない部分のn型半導体層とi層の一部を除去し、TFTを形成する。

【0044】

さらに、絶縁膜101を成膜後、画素電極14とドレイン電極9とを接続するコンタクトホール15及び画素電極14と画素電極16とを接続するコンタクトホール17を形成する。そして、ITOをスパッタして成膜し、パターニングすることにより画素電極14を形成する。

【0045】

図3に示されるように、画素電極14形成後、パネルプロセス工程において、画素電極14の上層に配向膜18を塗布する。一方、対向基板側にも配向膜25を塗布し、液晶がほぼ90度ねじれるように配向膜18、25を配向処理する。そして、図3に示されるように液晶26を挟持し、上下基板の液晶と触れる面と反対側に各1枚の偏光板が、お互いの吸収軸がほぼ90度となるように貼り付けて、ノーマリーホワイトモードの液晶表示装置を組み立てる。また、図3においては画素電極14と画素電極16とを接続するコンタクト部17における、コン

タクト部の段差（ゲート絶縁膜 3、絶縁膜 101 による段差）が大きいため、ラビングなどによる配向処理が良好に行われないうちに起因した光漏れが発生する場合があります、その光漏れを遮光するため、対向基板側のガラス基板 21 上の遮光膜 22 と重なり合う位置にコンタクト部 17 を配置している。

【0046】

画素電極 14、16 における ITO 膜の膜厚は、例えば 30～150 nm 程度と薄い膜厚の範囲で選択し、絶縁膜 101 の膜厚を十分厚くする（例えば、500 nm 以上の範囲で選択する）ことにより画素電極上の構造物に起因する凹凸を小さくする構成とすることが望ましい。

【0047】

実施の形態 2.

本発明の実施の形態 2 にかかるアクティブマトリクス型液晶表示装置を図 4 及び図 5 を用いて説明する。図 4 は、TFT アレイ基板における画素の平面図であり、図 5 は、図 4 における画素を A-A' 方向に切断した場合の断面図である。図 4、図 5 において、図 1、図 2 と同じ符号を付した構成は、図 1、図 2 の構成と同一又は相当部を示し、説明を省略する。図 4、図 5 において、2a は隣接するゲート配線である。この実施の形態 2 では、保持期間中の画素電位を安定させるための蓄積容量を画素電極 14 と隣接する前段のゲート配線 2a との間に形成している。

【0048】

続いて、実施の形態 2 にかかる液晶表示装置の製造方法を説明する。ガラス基板 1 上に金属膜をスパッタして成膜し、写真製版及びエッチングによってパターニングすることによりゲート配線 2 及び 2a を形成する。次に、ITO 膜をスパッタして成膜し、パターニングして画素電極 16 を形成する。そして、ゲート絶縁膜 3 を成膜する。さらに半導体薄膜を成膜し、パターニングして TFT の半導体薄膜 5 を形成する。その後、金属膜をスパッタして成膜し、パターニングすることにより、ソース配線 7、ソース電極 8、ドレイン電極 9 を形成する。このパターン形成工程におけるエッチングにより、金属配線パターンがない部分の n 型半導体層と i 層の一部を除去し、TFT を形成する。

【 0 0 4 9 】

そして、絶縁膜 1 0 1 を成膜後、画素電極 1 4 とドレイン電極 9 とを接続するコンタクトホール 1 5 及び画素電極 1 4 と画素電極 1 6 とを接続するコンタクトホール 1 7 を形成する。その後、ITO をスパッタして成膜し、パターンニングすることにより画素電極 1 4 を形成する。画素電極 1 4 は、隣接する前段のゲート配線 2 a とその一部が重なるようにパターンを作成し、これらの重なるの部分で保持容量を形成させる。

【 0 0 5 0 】

画素電極 1 4、1 6 である ITO 膜の膜厚は、例えば 3 0 ~ 1 5 0 n m 程度と薄い膜厚の範囲で選択し、絶縁膜 1 0 1 膜厚を十分厚くする（例えば、5 0 0 n m 以上の範囲で選択する）ことにより、画素電極上の構造物による凹凸を小さくする構成とすることが望ましい。

【 0 0 5 1 】

実施の形態 3.

本発明の実施の形態 3 にかかるアクティブマトリクス型液晶表示装置を図 6 及び図 7 を用いて説明する。図 6 は、TFT アレイ基板における画素の平面図であり、図 7 は、図 6 における画素を A - A' 方向に切断した場合の断面図である。

【 0 0 5 2 】

図 6、図 7 において、図 1、図 2 と同じ符号を付した構成は、図 1、図 2 の構成と同一又は相当部を示し、説明を省略する。図 6、図 7 において、2 a は隣接するゲート配線である。この実施の形態 3 では、保持期間中の画素電位を安定させるための蓄積容量を、画素電極 1 4 と Cs 配線 1 1 との間及び、画素電極 1 4 と隣接する前段のゲート配線 2 a との間に形成している。

【 0 0 5 3 】

続いて、実施の形態 3 にかかる液晶表示装置の製造方法を説明する。ガラス基板 1 上に金属膜をスパッタして成膜し、写真製版及びエッチングによってパターンニングすることによりゲート配線 2 及び 2 a を形成する。次に、ITO 膜をスパッタして成膜し、パターンニングすることにより、第一層目の ITO からなる画素電極 1 6 を形成する。そして、ゲート絶縁膜 3 を成膜する。さらに、半導体薄膜

を成膜し、パターニングすることによりTFTの半導体薄膜5を形成する。次に金属膜をスパッタして成膜し、パターニングすることにより、ソース配線7、ソース電極8、ドレイン電極9を形成する。このパターン形成工程におけるエッチングにより、金属配線パターンがない部分のn型半導体層とi層の一部を除去しTFTを形成する。

【0054】

そして、絶縁膜101を成膜後、画素電極14とドレイン電極9とを接続するコンタクトホール15及び画素電極14と画素電極16とを接続するコンタクトホール17を形成する。その後、ITOをスパッタして成膜し、パターニングすることにより画素電極14を形成する。画素電極14は、Cs電極11と隣接する前段のゲート配線2aとその一部が重なるようにパターンを作成し、これらの重なるの部分で保持容量を形成させる。

【0055】

実施の形態4.

本発明の実施の形態4にかかるアクティブマトリクス型液晶表示装置を図8の断面図を用いて説明する。

【0056】

図8において、図1、図2、図3と同じ符号を付した構成は、図1、図2、図3の構成と同一又は相当部を示し、説明を省略する。図8において、102は絶縁膜である。この実施の形態4では、ゲート配線2の下層に絶縁膜102を設け、絶縁膜102の下層に画素電極16を設けている。好ましい実施の形態によれば、絶縁膜102の厚さは200nm、ゲート絶縁膜3の厚さは400nm、層間絶縁膜101の厚さは300nmである。

【0057】

続いて、実施の形態4にかかる液晶表示装置の製造方法を説明する。ガラス基板1上に、ITO膜をスパッタして成膜し、パターニングすることにより第一層目のITOからなる画素電極16を形成する。次に、絶縁膜102を成膜し、この上層に金属膜をスパッタして成膜し、写真製版及びエッチングによってパターニングすることによりゲート配線2及びCs配線11を形成する。そして、ゲ-

ト絶縁膜 3 を成膜する。さらに、半導体薄膜を成膜し、パターニングすることにより T F T の半導体薄膜 5 を形成する。この上層に金属膜をスパッタして成膜し、パターニングすることにより、ソース電極 8、ドレイン電極 9 を形成する。このパターン形成工程におけるエッチングにより、金属配線パターンがない部分の n 型半導体層と i 層の一部を除去し T F T を形成する。

【 0 0 5 8 】

さらに、絶縁膜 1 0 1 を成膜後、画素電極 1 4 とドレイン電極 9 とを接続するコンタクトホール 1 5 及び画素電極 1 4 と画素電極 1 6 とを接続するコンタクトホール 1 7 を形成する。そして、I T O をスパッタして成膜し、パターニングすることにより画素電極 1 4 を形成する。

【 0 0 5 9 】

実施の形態 5.

本発明の実施の形態 5 にかかるアクティブマトリクス型液晶表示装置を図 9 の断面図を用いて説明する。

【 0 0 6 0 】

図 9 において、図 1、図 2、図 3 と同じ符号を付した構成は、図 1、図 2、図 3 の構成と同一又は相当部を示し、説明を省略する。この実施の形態 5 では、特に画素電極 1 6 は、ソース電極 8 及びドレイン配線 9 と同層に設けられている。

【 0 0 6 1 】

続いて、実施の形態 5 にかかる液晶表示装置の製造方法を説明する。ガラス基板 1 上に金属膜をスパッタして成膜し、写真製版及びエッチングによってパターニングすることによりゲート配線 2 及び C s 配線 1 1 を形成する。次に、ゲート絶縁膜 3 を成膜する。さらに半導体薄膜を成膜し、パターニングすることにより T F T の半導体薄膜 5 を形成する。そして、I T O 膜をスパッタして成膜し、パターニングすることにより第一層目の I T O からなる画素電極 1 6 を形成する。この上層に金属膜をスパッタして成膜し、パターニングすることにより、ソース電極 8、ドレイン電極 9 を形成する。このパターン形成工程におけるエッチングにより、金属配線パターンがない部分の n 型半導体層と i 層の一部を除去し、T F T を形成する。

【0062】

さらに、絶縁膜101を成膜後、画素電極14とドレイン電極9とを接続するコンタクトホール15及び画素電極14と画素電極16とを接続するコンタクトホール17を形成する。さらに、ITOをスパッタして成膜し、パターニングすることにより画素電極14を形成する。

【0063】

この例では、第二層目のITOからなる画素電極14と第一層目のITOからなる画素電極16とを接続するコンタクトホール17を形成して接続した。しかしながら、図10に示すように、第一層目のITOからなる画素電極16をソース電極8を形成した後に成膜及びパターニングして、ドレイン電極9の上部まで第一層目のITOからなる画素電極16を延在させて、直接ドレイン電極9と画素電極16を接続してもよい。

【0064】

このとき、画素電極14は、図10に示すようにドレイン電極9と接続するようにしてもよいが、図11に示すように画素電極16と接続するようにしてもよい。勿論、画素電極14は、ドレイン電極9と画素電極16の双方に接続する構成としてもよい。

【0065】

実施の形態6.

本発明の実施の形態6にかかるアクティブマトリクス型液晶表示装置を図10の断面図を用いて説明する。

【0066】

図12において、図1、図2、図3と同じ符号を付した構成は、図1、図2、図3の構成と同一又は相当部を示し、説明を省略する。この実施の形態6では、特に、ゲート配線2の上層に設けたゲート絶縁膜3が設けられ、また、このゲート絶縁膜3の上層に画素電極16が設けられている。そして、この画素電極16の上層にゲート絶縁膜103が設けられ、さらに当該ゲート絶縁膜103の上層に層間絶縁膜101設けられている。そして、層間絶縁膜101の上層に画素電極14が設けられている。

【0067】

続いて、実施の形態6にかかる液晶表示装置の製造方法を説明する。まず、ガラス基板1上に、金属膜をスパッタして成膜し、写真製版及びエッチングによってパターニングすることによりゲート配線2及びCs配線11を形成する。次に、第一層目のゲート絶縁膜3を成膜後、ITO膜をスパッタして成膜し、パターニングすることにより第一層目のITOからなる画素電極16を形成する。そして、第二層目のゲート絶縁膜103を成膜する。さらに、半導体薄膜を成膜し、パターニングしてTFTの半導体薄膜5を形成する。次に、この上層に金属膜をスパッタして成膜し、パターニングすることにより、ソース電極8、ドレイン電極9を形成する。このパターン形成工程におけるエッチングにより、金属配線パターンがない部分のn型半導体層とi層の一部を除去しTFTを形成する。

【0068】

さらに、絶縁膜101を成膜後、画素電極14とドレイン電極9とを接続するコンタクトホール15及び画素電極14と画素電極16とを接続するコンタクトホール17を形成する。そして、第二層目のITOをスパッタして成膜し、パターニングすることにより画素電極14を形成する。

【0069】

尚、上述の例では、画素電極にITO等の透明電極を用いた透過型液晶表示装置に対して本発明を適用した例を説明した。しかしながら、これに限らず、本発明は、画素電極にアルミニウム(Al)等の電極を用いた反射型液晶表示装置に対して適用することも可能である。

【0070】

また、上述の例では、画素電極14の上層には、配向膜18のみが設けられる例を説明したが、これに限らず、画素電極14と配向膜18の間に絶縁層が設けられていてもよい。

【0071】

上述したように、本発明の実施の形態にかかる液晶表示装置では、画素電極を、一層目の透明電極の上層に絶縁膜を形成し、この上層に、一部の領域が一層目の透明電極と重ならないように二層目の透明電極の形成し、かつ、一層目と二層目

の透明電極をコンタクトホール等で接続する構造としたため、一層目と二層目が同じスイッチング素子（TFT）に接続されるため、同じ電位レベルを供給できるようにしたために、画素電極の電位レベルの設定を極めて容易にできる。

【0072】

また、本発明の実施の形態にかかる液晶表示装置では、個々の画素電極を、一層目の透明電極の上層に絶縁膜を形成し、この上層に、一部の領域が一層目の透明電極と重ならないように二層目の透明電極の形成し、かつ、一層目と二層目の透明電極をコンタクトホール等で接続する構造としたため、対向電極との間の液晶に印加する電界強度を、同一画素上の領域によって異なる大きさの電界を容易に印加できるため、特性の異なる複数の領域を一つの画素として見た場合の視野角方向の変化によるV-T特性の透過率の差が小さくでき、視野角範囲を広げることができる。さらに、従来のように同一画素電極上で絶縁膜を残す領域と削除する領域を作りわけないため、絶縁膜の有無による境界に存在していた構造的段差による液晶の配向の乱れによる光漏れ等の不良発生を考慮する必要がなくなり、絶縁膜をより厚くすることが可能となり、視野角範囲を大きく広げることができる。

【0073】

具体的には、図13（a）に示すように、第一層目の画素電極と第二層目の画素電極間に設ける絶縁膜厚は、400nm程度では視野角改善効果がほとんど得られず、少なくとも500nm～600nm以上必要であり、800nm程度以上にすると十分な視野角範囲改善効果を得ることができる。この図13（a）において、視野角改善角は、中間調の階調反転に対する改善角度を意味する。第1層目の画素電極と第2層目の画素電極の間に設ける絶縁膜の厚みは、通常TNモードに用いられる液晶の誘電率異方性及び絶縁膜材料の誘電率、さらに第2の画素電極上に設けられる絶縁膜の厚み、誘電率の関係により変化するが、第1層目の画素電極と液晶を隔てて対向する透明電極24の間及び第2層目の画素電極と液晶を隔てて対向する透明電極24の間で液晶層に印加される電圧の電圧比で表すこともできる。図13（a）における400nmはおおよそ電圧比では0.9：1.0に相当し、これより前記電圧比が大きいことが好ましい。また、駆動電

圧、消費電力及び駆動回路のコスト等から前記電圧比の上限は 0.5 : 1.0 が好ましい。

【 0 0 7 4 】

また、視野角を広げるためには、対向電極との間の液晶に印加する電界強度を、同一画素上の領域によって異なる大きさの電界を印加する必要がある、第一層目の画素電極と対向電極で実行的に制御される液晶の領域が個々の画素においてどの程度の割合で構成されているかも考慮する必要がある。この比は、画素の開口部として規定される領域において第二層目の画素電極がなく第一層目の画素電極がある領域の面積と、画素の開口部として規定される領域面積との比として計算できる。図 1 3 (b) に示すように視野角の改善効果を安定して得るためには、少なくとも数%以上の面積が必要であるが、この比を大きくしていくとコントラストが低下していく傾向があるため、視野角改善効果とコントラスト低下を考慮して、表示特性上最適な比を選択することが必要である。この比は、数%～数 1 0 % 程度の範囲での選択が可能であるが、良好な視野角改善効果とコントラストとを得るためには、好ましくは数%～7 5 % の範囲であることが望ましい。

【 0 0 7 5 】

また、本発明の実施の形態にかかるアクティブマトリックス型液晶表示装置においては、個々の画素電極を一層目の透明電極の上層に絶縁膜を形成し、この上層に、一部の領域が一層目の透明電極と重ならないように二層目の透明電極を形成し、かつ、一層目と二層目の透明電極をコンタクトホール等で接続する構造としたため、従来のように同一画素電極上で絶縁膜を残す領域と削除する領域を作りわけないため、画素上の領域によって液晶に印加する電界強度を大きく変えた場合でも、一層目と二層目の間に存在する絶縁膜の膜厚をより厚くすることで実施でき、この場合でも絶縁膜有無の境界で存在していた構造的段差による液晶の配向の乱れによる光漏れがなくなり、黒表示の輝度を小さくできるため、コントラストの高い表示性能をもつ液晶表示装置の実現が可能になる。

【 0 0 7 6 】

実施の形態 7.

本実施の形態 7 にかかる液晶表示装置の構成を図 1 4 に示す。図において、3 0 1 a 及び 3 0 1 b は偏光板、3 0 2 a 及び 3 0 2 b はディスコティック液晶の配向状態を固定する光学補償膜、3 0 3 a 及び 3 0 3 b は基板、3 0 4 は液晶、3 0 5 a 及び 3 0 5 b は上下基板のラビング方向、3 0 6 はバックライトである。アクティブマトリクスを駆動するための駆動回路は省略している。

【 0 0 7 7 】

ここで、光学補償膜 3 0 2 a 及び 3 0 2 b は、ディスコティック液晶の配向状態が固定化された光学補償膜である。この光学補償フィルムの具体的な構成は、例えば特開平 8 - 5 0 2 0 4 号公報、特開平 8 - 5 0 2 7 0 号公報、特開平 8 - 9 5 0 3 0 号公報、特開平 8 - 9 5 0 3 4 号公報、特開平 9 - 5 5 2 4 号公報に開示されている。この光学補償膜 3 0 2 a 及び 3 0 2 b は、ディスコティック液晶を厚さ方向でダイレクターの角度が連続的に変化したハイブリット配向をしていると考えられている。このためあらゆる方向に対して、リタデーションの絶対値がゼロではない最小値を持ち、その方位が光学補償膜の法線方向から 5 ~ 5 0 度傾斜しているものである（図 2 4 参照）。ディスコティック液晶は屈折率の異方性が負である。即ち、図 2 5 に模式的に示すように、円盤状化合物の半径方向の屈折率 n_r と厚み方向の屈折率 n_d は、 $n_r > n_d$ の関係にある。このため光学補償膜全体として、図 2 6 (b) に示すように、ディスコティック化合物の傾斜方向を x としたとき、図 2 6 (a) に示す x 、 y 、 z 方向の屈折率をそれぞれ n_x 、 n_y 、 n_z とすると、面内の屈折率 n_x 、 n_y と厚み方向の屈折率 n_z は、 $n_x > n_y > n_z$ の関係にある。このダイレクターの傾斜した方向をフィルム面に投影した方向は図 1 4 の光学補償膜 3 0 2 a、3 0 2 b 上に示した矢印の通りである。また、液晶 3 0 4 の複屈折 Δn と液晶層の厚さ d との積は、 $0.30 \mu\text{m} \leq \Delta n \cdot d \leq 0.50 \mu\text{m}$ の関係を充足することが望ましいことが確認できた。さらに好ましくは、 $0.34 \mu\text{m} \leq \Delta n \cdot d \leq 0.42 \mu\text{m}$ であることが確認できた。

【 0 0 7 8 】

尚、本実施の形態 7 にかかる液晶表示装置を適用しうる液晶表示素子の具体的な構成は、実施の形態 1 ~ 6 において説明した構成でなくともよく、単一の画素

に対して異なる電圧を印加できる構造であればよい。例えば、図 1 8 及び図 1 9 に示した従来の構造、即ち、画素電極上に絶縁膜を作成し、画素電極上の一部の絶縁膜を除去する構造に対しても適用可能である。さらには、二層の画素電極同士を接続しないで、下側の画素電極に電位を与え、上下の画素電極がコンデンサを形成することにより、カップリングで上側の画素電極の電位が制御されるようにすることにより、単一の画素に対して異なる電圧を印加することができる。この構造に関しては、例えば、「Active-Matrix LCDs Using Gray-Scale in Halftone Methods」(Kalluri R. Sarma等著、Phoenix Technology Center, Honeywell, Inc. Phoenix, AZ SID 89 DIGEST P148~P150)に開示されている。

【 0 0 7 9 】

次に本実施の形態 7 にかかる液晶表示装置の製造方法について説明する。始めに画素電極をマトリクス状に配置した基板 3 0 3 b 及び対向電極(図示せず)を形成した基板 3 0 3 a に配向膜を塗布し、200℃で30分熱処理した。次に配向膜を液晶の配向方向が略90度となるようにラビング処理した。ここで、液晶の配向方向が略90度となるとは、上下基板に挟まれた液晶層のねじれ角度が70~100度の範囲であることをいう。液晶層のねじれ角が前記範囲であればノーマリホワイトモードとして良好な電圧-透過率応答が得られる。また、液晶のプレチルト角は、3~9度であることが好ましい。プレチルト角が3度より低いと画素の表示有効部分に配向異常領域が発生しやすくなり、表示品質の劣化を招く。一方、9度以上では白表示状態での透過率が低下することにより、表示輝度の低下が起こる。次に液晶層の厚みが4.3 μm となる様に一方の基板にプラスチックビーズからなるスペーサを散布し、2枚の基板 3 0 3 a 及び 3 0 3 b を重ね合わせた。このとき周囲の一部を除いてシール材で囲み、真空注入法により液晶 3 0 4 を注入した。注入した液晶 3 0 4 は複屈折率 $\Delta n = 0.089$ のものを用いた。次に基板 3 0 3 a 及び 3 0 3 b の各々に図 1 4 に示すようにラビング方向とディスコティック液晶の傾斜方向が一致するように光学補償膜 3 0 2 a 及び 3 0 2 b が取り付けられた偏光板 3 0 1 a 及び 3 0 1 b (サンリッツ社製)を貼り付けた。偏光板の吸収軸は、3 0 1 a と 3 0 1 b の間でほぼ90度である。さらに、駆動回路を実装しバックライトと組み合わせてノーマリーホワイトモードの液

晶表示装置とした。

【0080】

図15に本発明の実施の形態にかかる液晶表示装置のパネル正面での相対透過率が100%、75%、50%、25%、及び黒表示となる電圧を印加したときの上下方向の相対透過率と角度の関係を示す。図に示すように下方向の中間調の相対輝度は約-50度まで交差しておらず、この角度まで反転が発生していない。

【0081】

これは、図16に示す、TNモードに同一画素に異なる電圧が加わる構造を適用し、光学補償膜を取り付けていない場合の約-25度程度に比べ、階調反転が起こる角度が明らかに下方向に広がっている。

【0082】

また、図23に示すTNモードにディスコティック液晶の配向状態を固定した光学補償膜を上下基板と偏光板の間に挿入した従来の液晶表示装置において測定した結果の-45度程度に比べても、階調反転が起こる角度が明らかに下方向に広がっている。

【0083】

このような結果が得られた理由は、次のように判断される。液晶層と光学補償膜を組み合わせることにより光学補償が実行されるが、黒或いは中間調を表示した状態の液晶表示パネルを斜め方向から見た場合に、この組み合わせによっては光学補償できないリタレーションがある。しかしながら、1つの画素内に2種類以上の電圧が印加される構造を採用することにより、階調輝度特性の傾きを緩和させる効果が加わり、階調反転が起こる角度を下方向に広くすることができる。

【0084】

尚、本発明に用いることができる液晶は、アクティブマトリクス用途に市販されている液晶材料であればよい。また、この発明の実施の形態7にかかる発明を、具体的に本実施の形態1～6の液晶表示装置に適用した場合の第1層目の画素電極と第二層目の画素電極間に設ける絶縁膜厚は、図13(a)に示されるように、400nm程度では視野角改善効果がほとんど得られず、少なくとも5

0 0 n m ~ 6 0 0 n m 以上必要であり、8 0 0 n m 程度以上にすると十分な視野角範囲改善効果を得ることができる。

【 0 0 8 5 】

【発明の効果】

本発明によれば、視野角範囲の改善方法として個々の画素内で領域によって液晶に印加する電界強度を変えるために、従来のように絶縁膜の有無等による段差構造を作らなくてすむため、段差部及び段差部下周辺における液晶の配向乱れによる光漏れの発生をなくすことができ、黒輝度が低く、コントラストが高く、かつ視野角範囲の広い液晶表示装置を実現することができる。

【図面の簡単な説明】

【図 1】

本発明の実施の形態 1 の液晶表示装置におけるアレイ基板側画素平面図を示す。

【図 2】

本発明の実施の形態 1 の液晶表示装置におけるアレイ基板側画素断面図を示す。

【図 3】

本発明の実施の形態 1 の液晶表示装置における画素部断面図を示す。

【図 4】

本発明の実施の形態 2 の液晶表示装置におけるアレイ基板側画素平面図を示す。

【図 5】

本発明の実施の形態 2 の液晶表示装置におけるアレイ基板側画素断面図を示す。

【図 6】

本発明の実施の形態 3 の液晶表示装置におけるアレイ基板側画素平面図を示す。

【図 7】

本発明の実施の形態 3 の液晶表示装置におけるアレイ基板側画素断面図を示す。

【図 8】

本発明の実施の形態 4 の液晶表示装置における画素部断面図を示す。

【図 9】

本発明の実施の形態 5 の液晶表示装置における画素部断面図を示す。

【図 1 0】

本発明の実施の形態 6 の他の液晶表示装置における画素部断面図を示す。

【図 1 1】

本発明の実施の形態 6 の他の液晶表示装置における画素部断面図を示す。

【図 1 2】

本発明の実施の形態 6 の液晶表示装置における画素部断面図を示す。

【図 1 3】

本発明にかかる液晶表示装置における第一層目の画素電極と第二層目の画素電極の表示に有効な面積比と表示特性、及び層間絶縁膜厚と表示特性の一例を示す。

【図 1 4】

本発明の実施の形態 7 にかかる液晶表示装置の構成図である。

【図 1 5】

本発明の実施の形態 7 にかかる液晶表示装置の透過光強度の角度依存性を示す図である。

【図 1 6】

同一画素に異なる電圧が加わる構造における透過光強度の角度依存性を示す図である。

【図 1 7】

一般的な T F T - L C D における T F T - アレイにおける等価回路例を示す。

【図 1 8】

従来の T F T - L C D の液晶表示装置におけるアレイ基板側画素平面図を示す。

【図 1 9】

従来の T F T - L C D の液晶表示装置におけるアレイ基板側画素断面図を示す。

【図 2 0】

T F T - L C D の液晶表示装置における画素電極と対向電極間に、絶縁膜等を配置しない場合と配置する場合それぞれの V - T 特性と、V - T 特性を総和した場合の特性を説明する図を示す。

【図 2 1】

T F T - L C D の液晶表示装置の視野角による V - T 特性の差の説明図及び本発明のような画素構成にした場合の V - T 特性の差の説明図を示す。

【図 2 2】

従来の液晶表示装置における透過光強度の角度依存性を示す図である。

【図 2 3】

従来の液晶表示装置における透過光強度の角度依存性を示す図である。

【図 2 4】

リタデーションと方位角の関係を示す図である。

【図 2 5】

ディスコティック液晶の屈折率について説明するための図である。

【図 2 6】

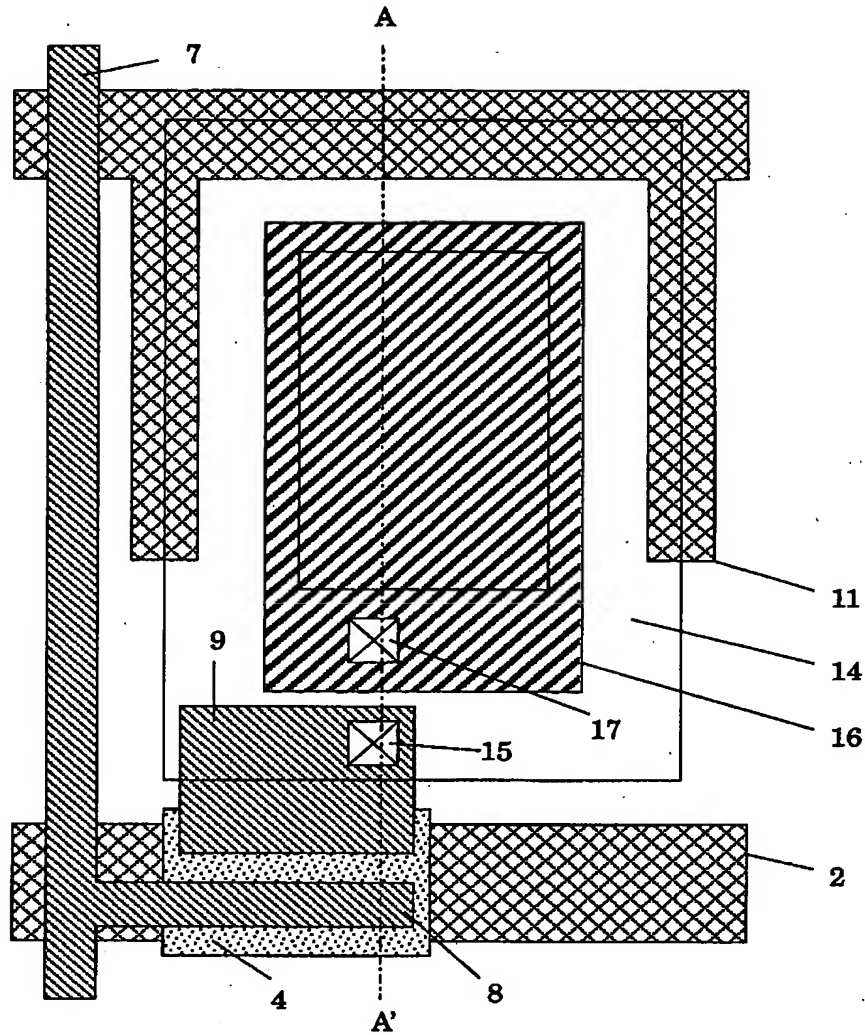
ディスコティック液晶の屈折率について説明するための図である。

【符号の説明】

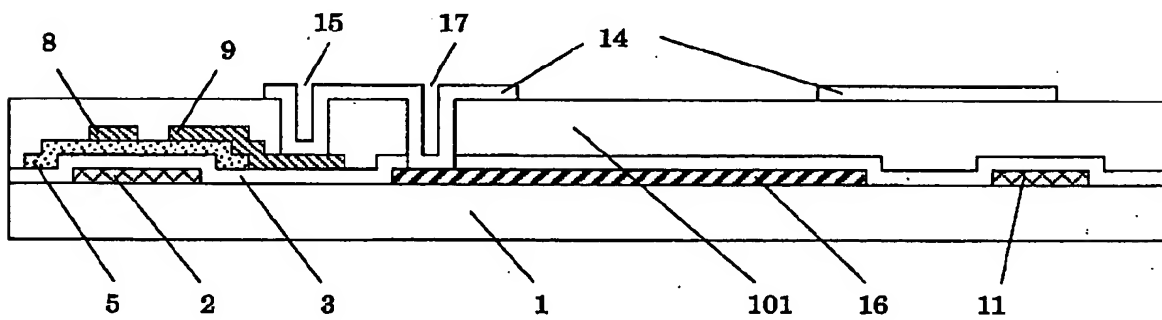
- 1 ガラス基板 2 ゲート配線 2 a 隣接するゲート配線
- 3 ゲート絶縁膜 4 半導体薄膜 5 i 層及び n 層からなる半導体薄膜
- 7 ソース配線 8 ソース電極 9 ドレイン電極 1 1 C s 配線
- 1 4 第二層目の透明電極からなる画素電極 1 5 コンタクト
- 1 6 第一層目の透明電極からなる画素電極 1 7 コンタクト
- 1 8 アレイ基板側の配向膜 2 1 対向基板側のガラス基板
- 2 2 遮光膜 2 3 カラーフィルタ色材 2 4 透明電極
- 2 5 対向基板側の配向膜 2 6 液晶 1 0 1 絶縁膜 1 0 2 絶縁膜
- 1 0 3 第二層目のゲート絶縁膜

【書類名】 図面

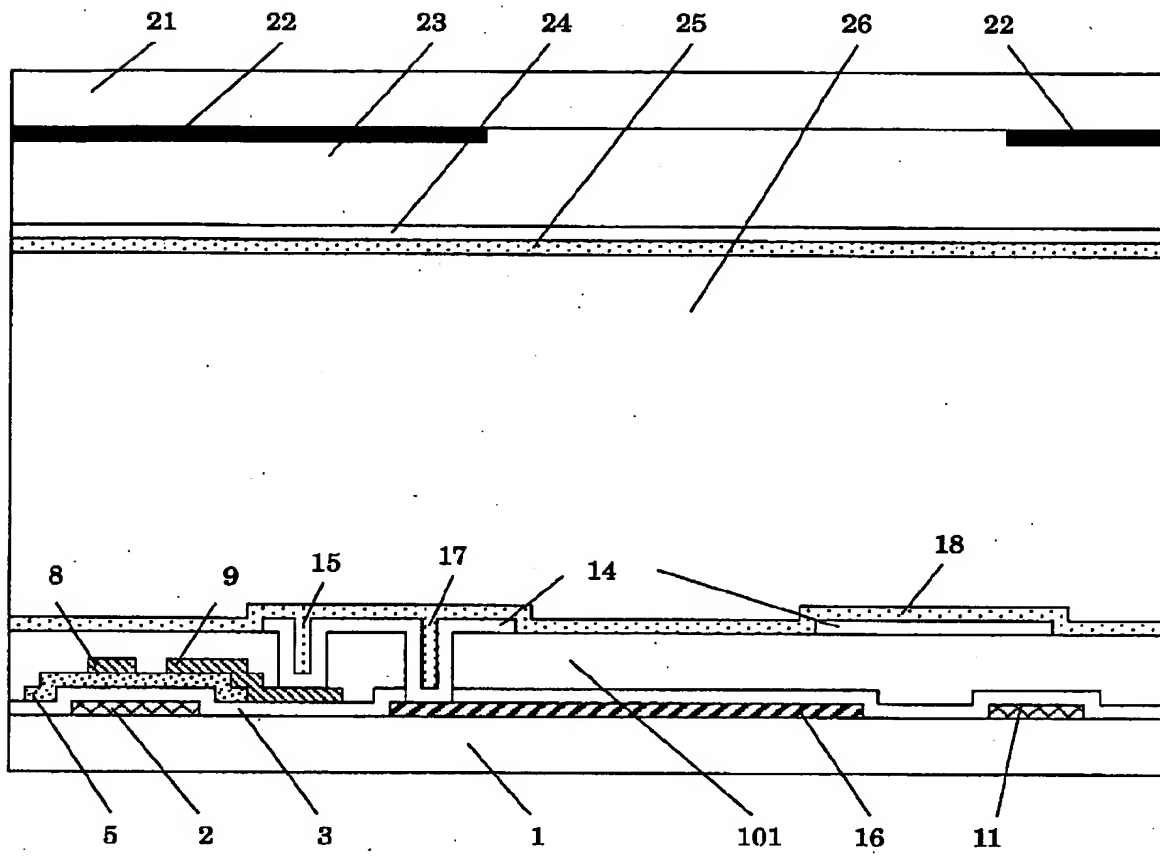
【図 1】



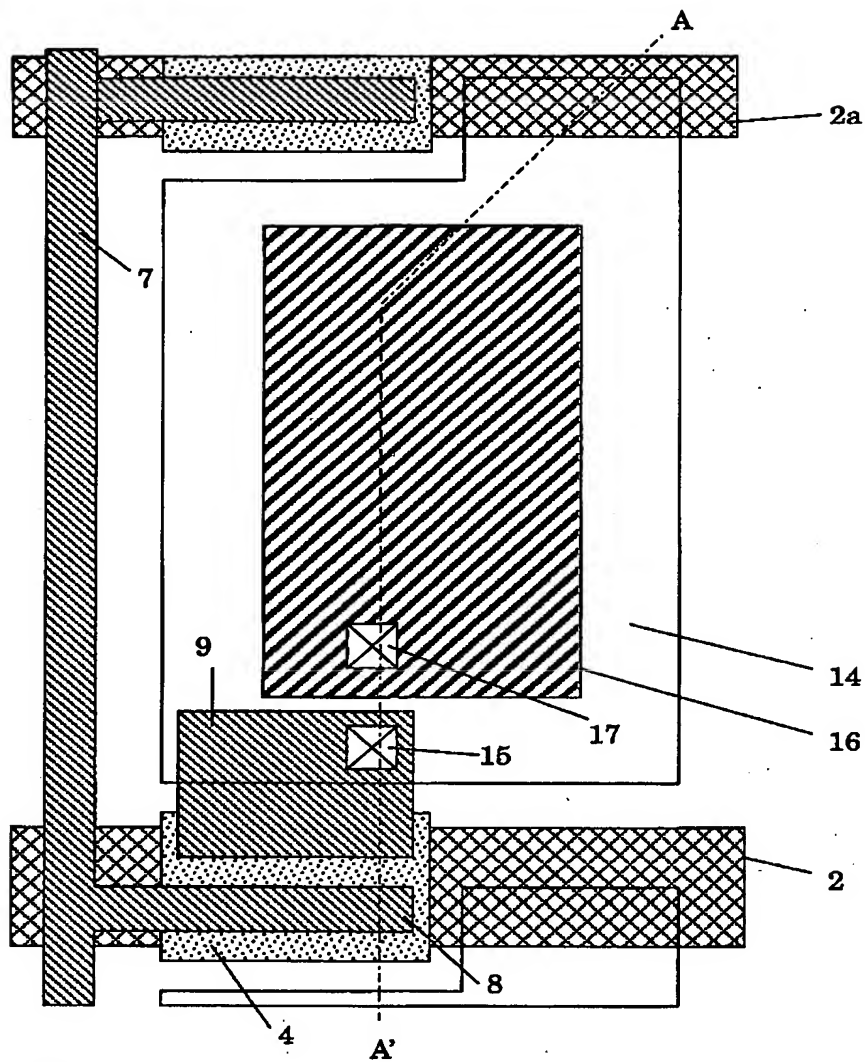
【図 2】



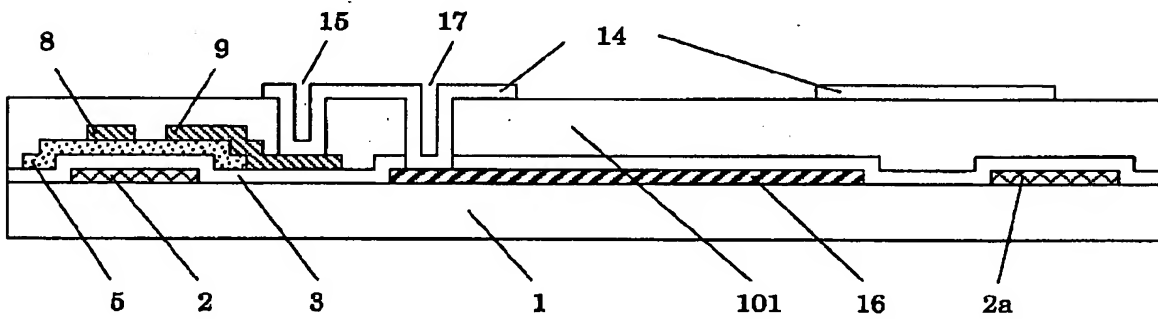
【図 3】



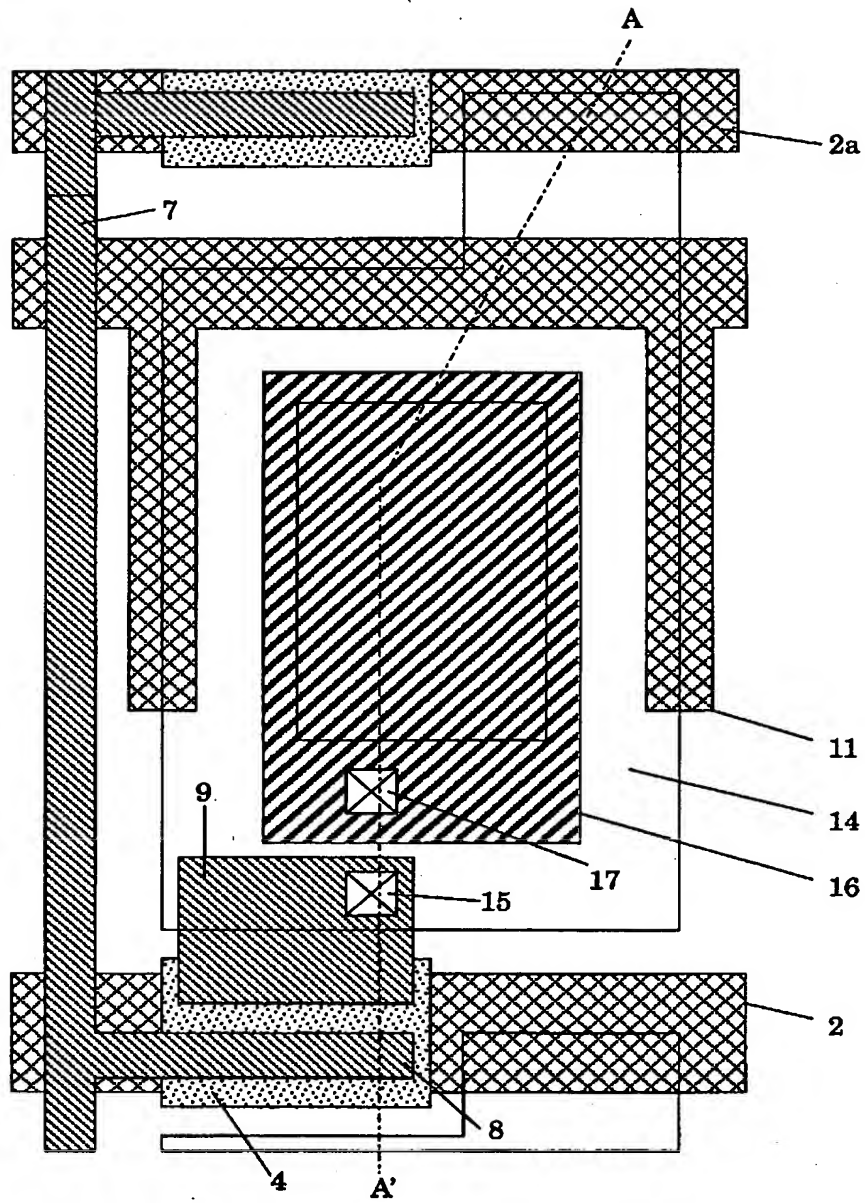
【図 4】



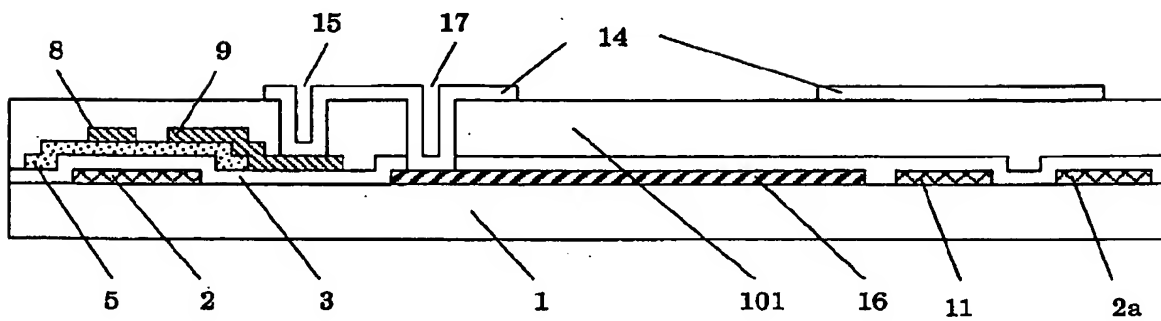
【図 5】



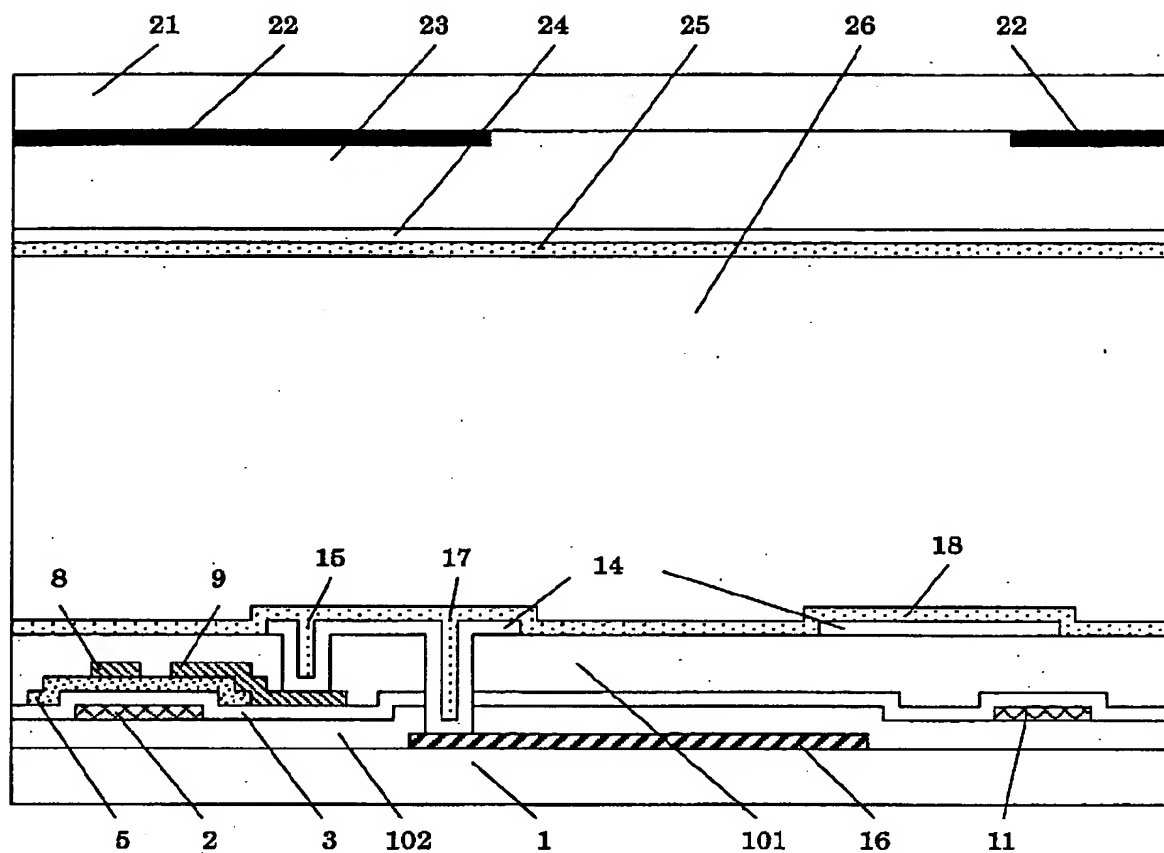
【図 6】



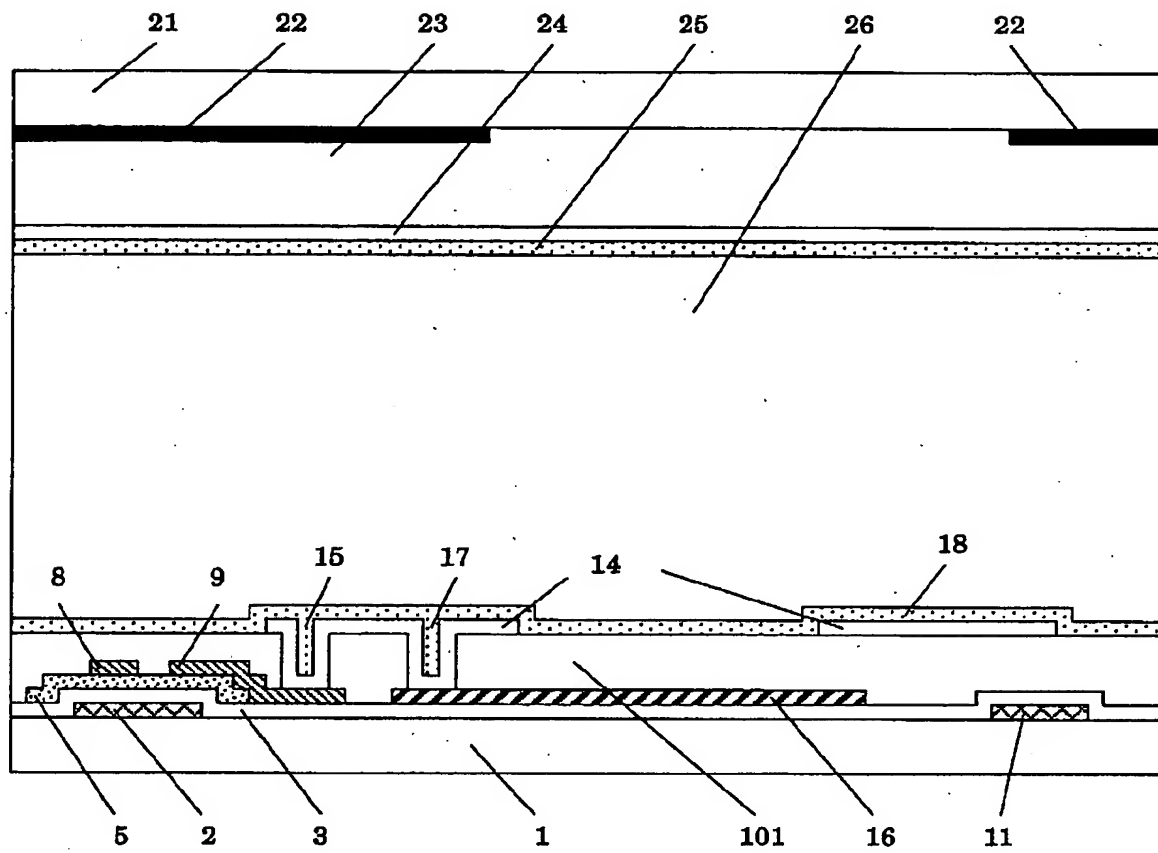
【図 7】



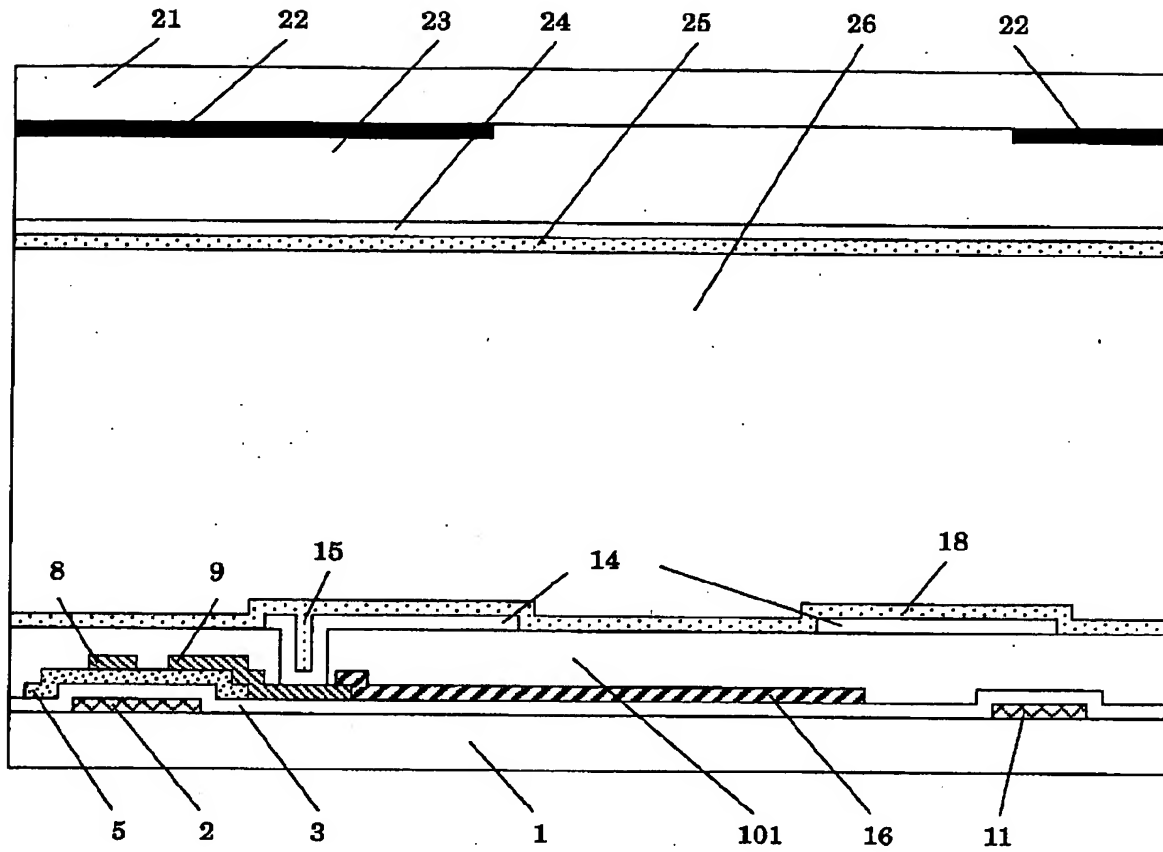
【図 8】



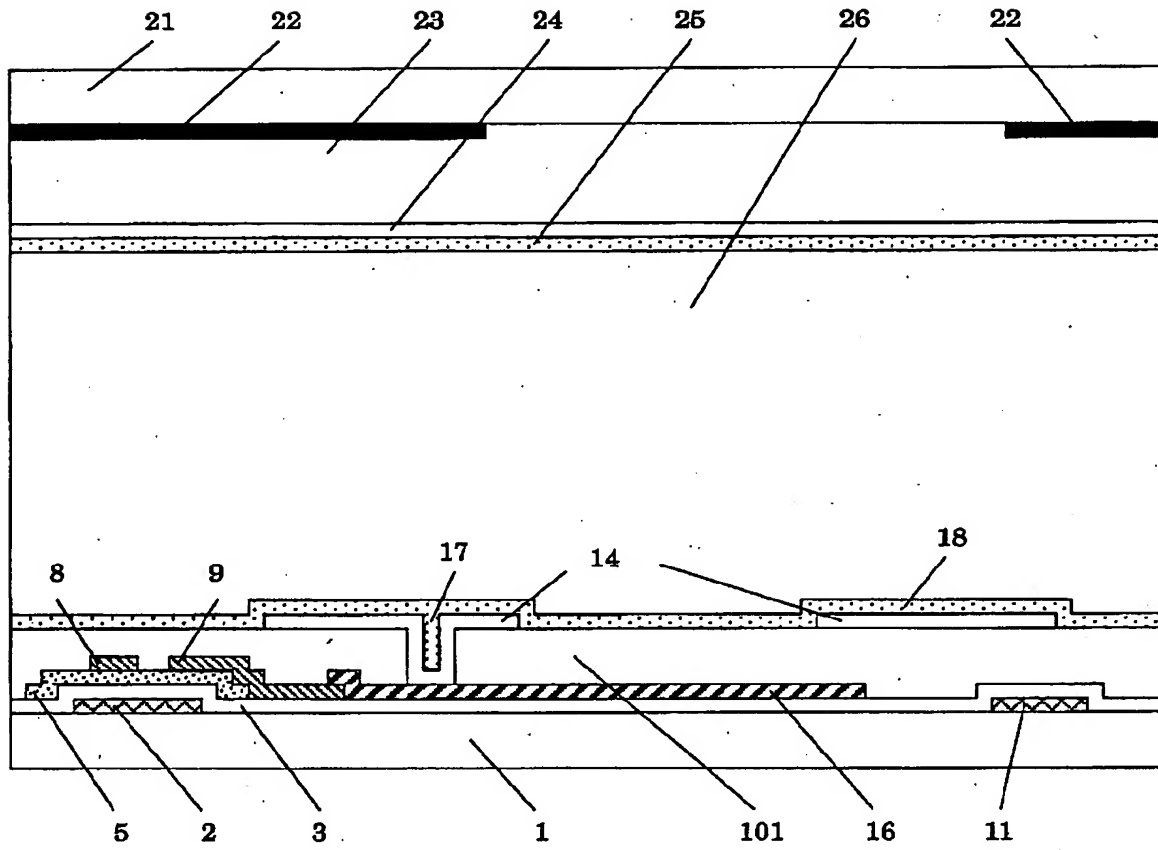
【図9】



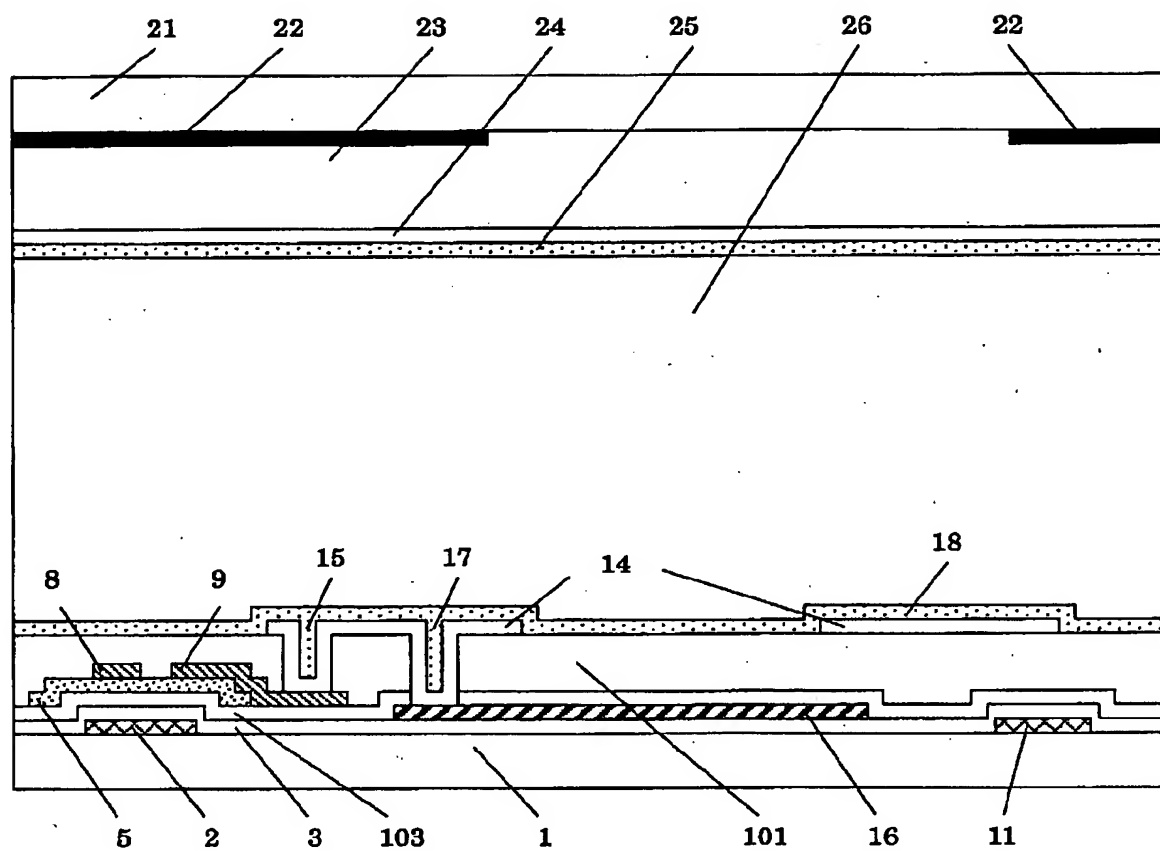
【図10】



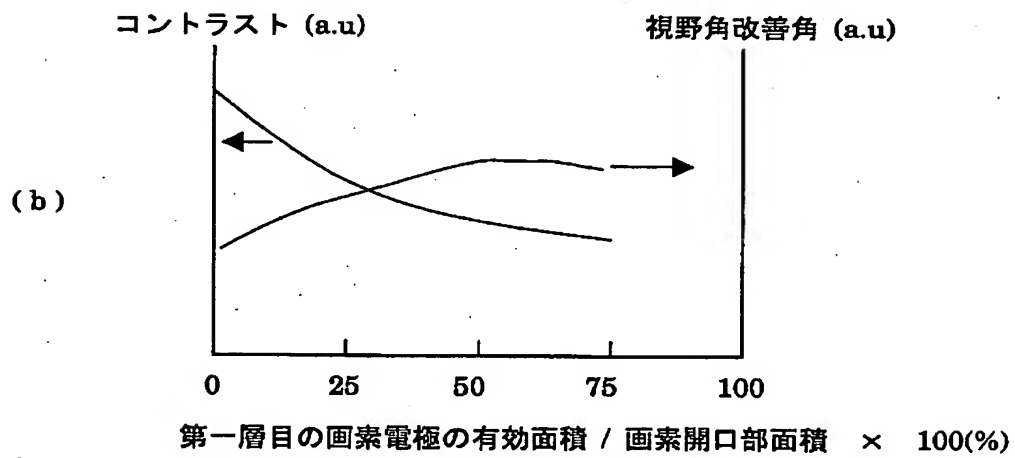
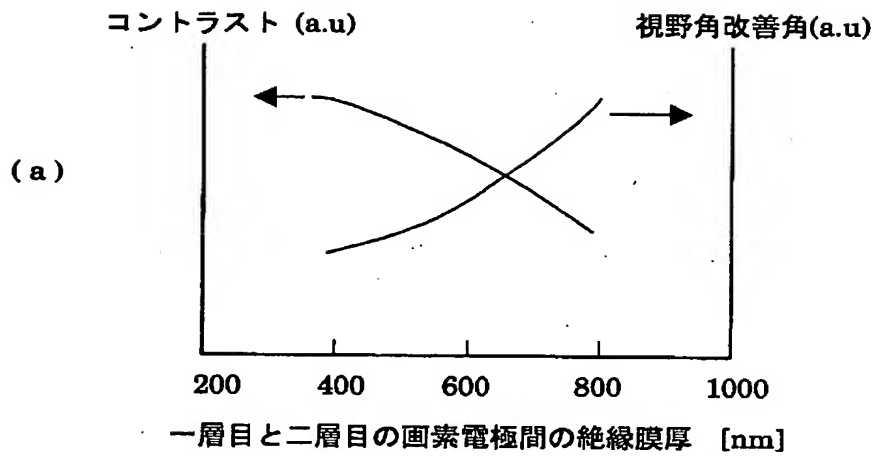
【図 11】



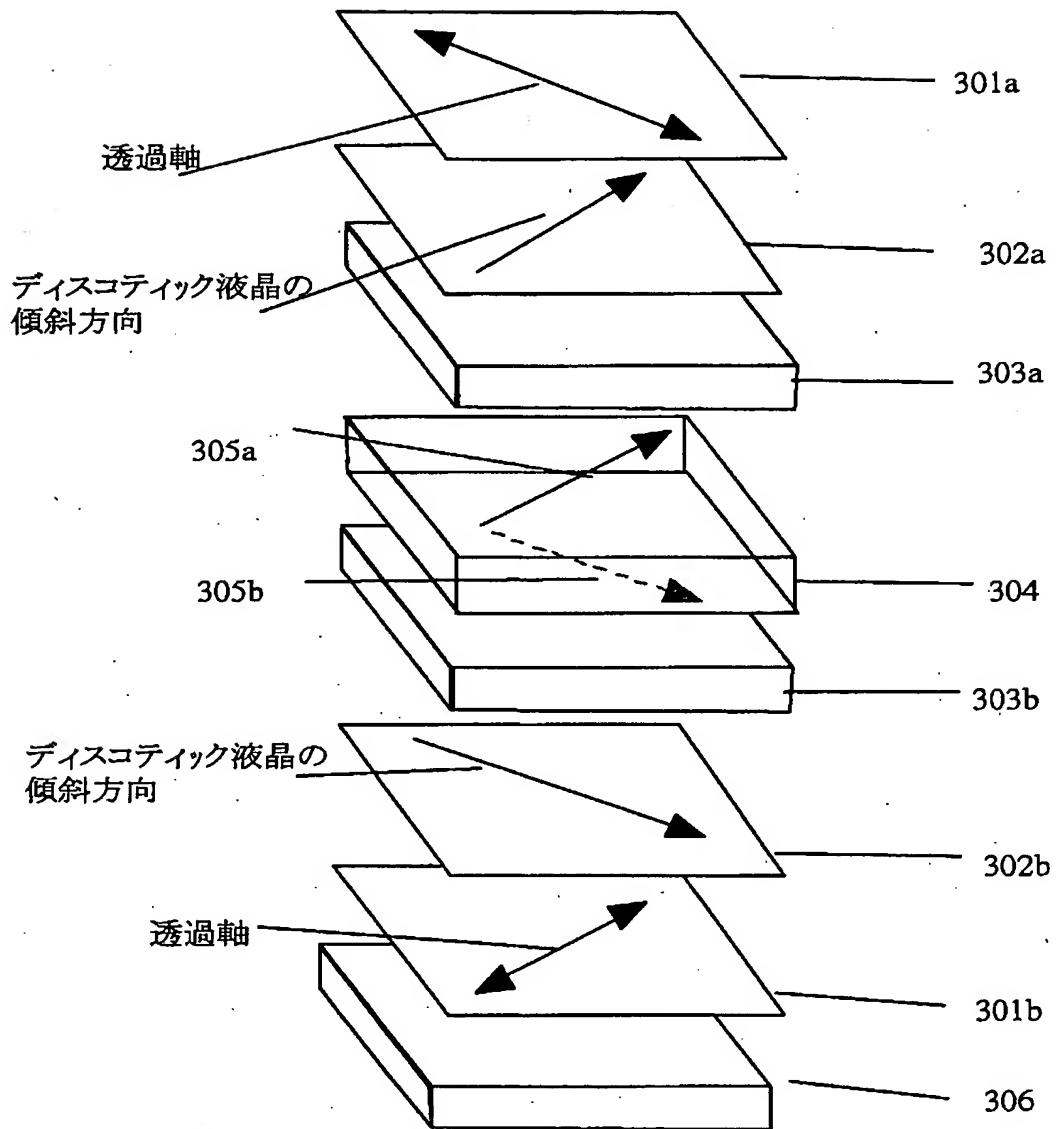
【図12】



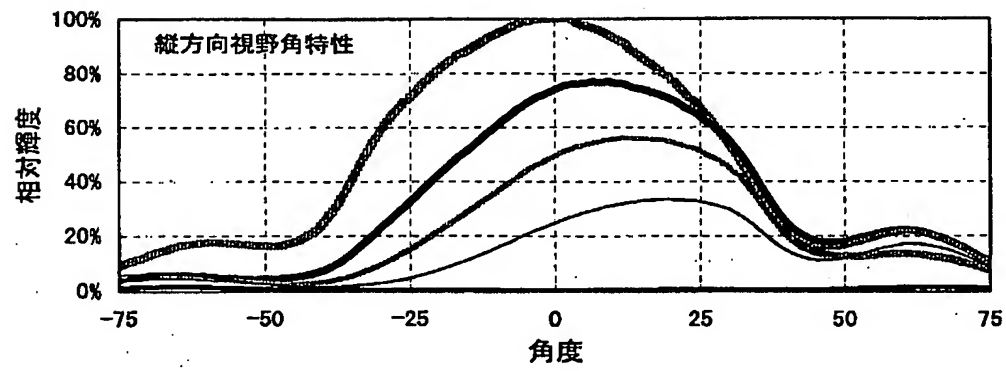
【図 13】



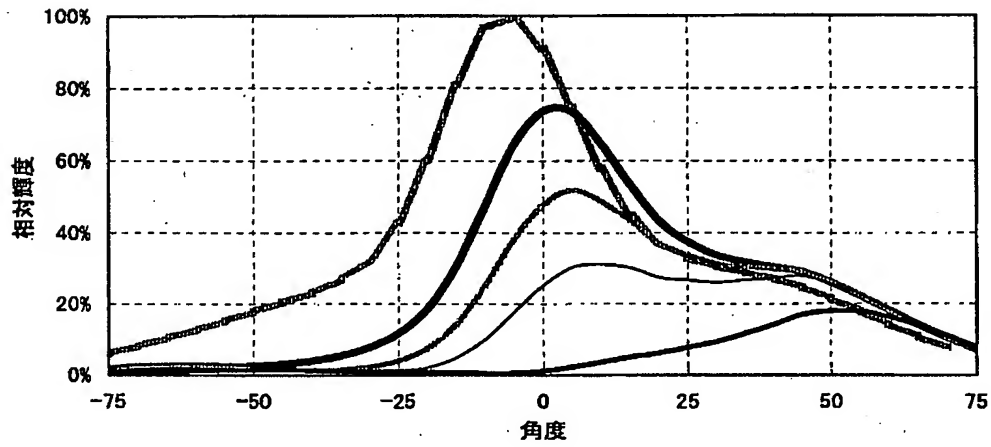
【図 1 4】



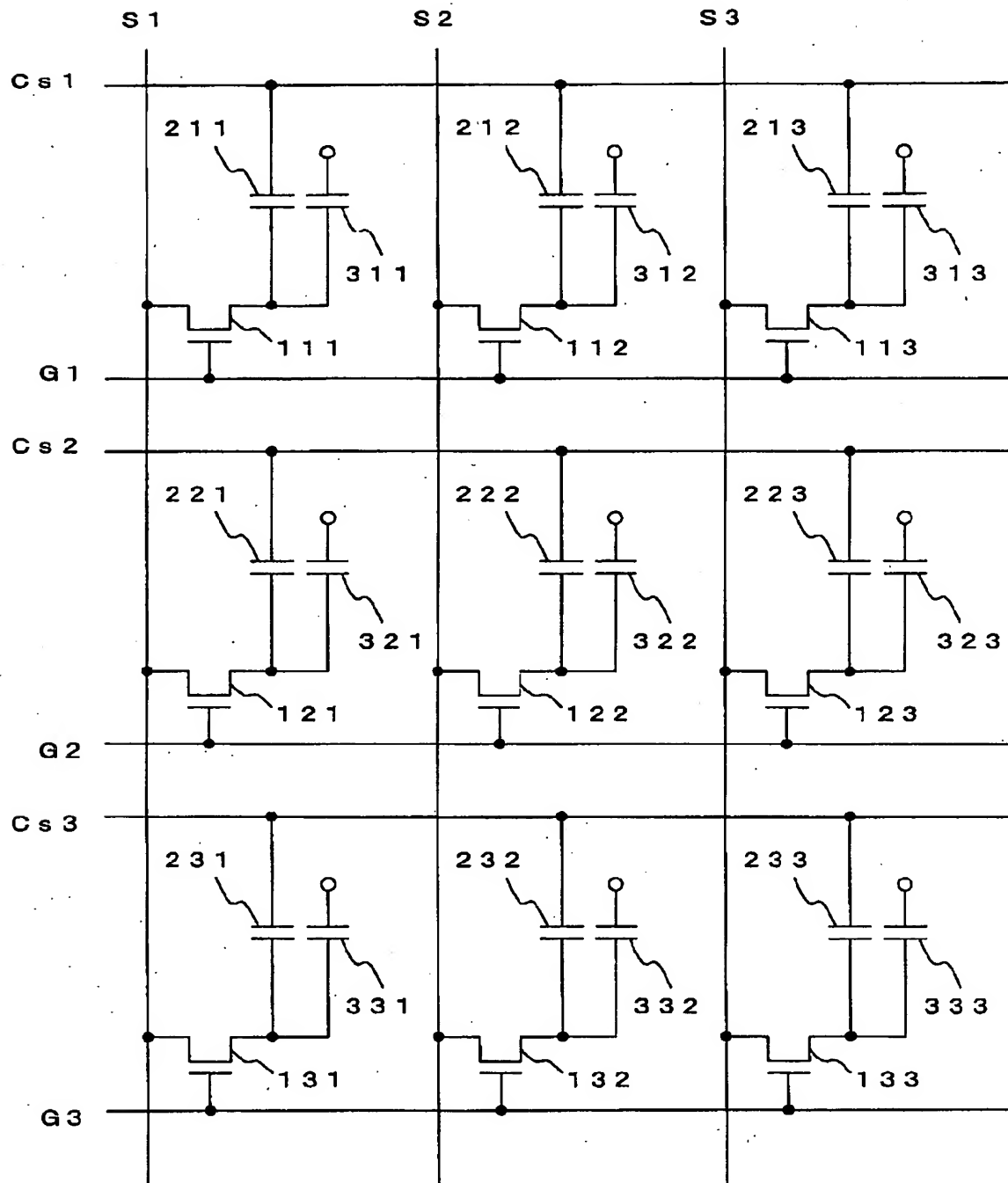
【図 15】



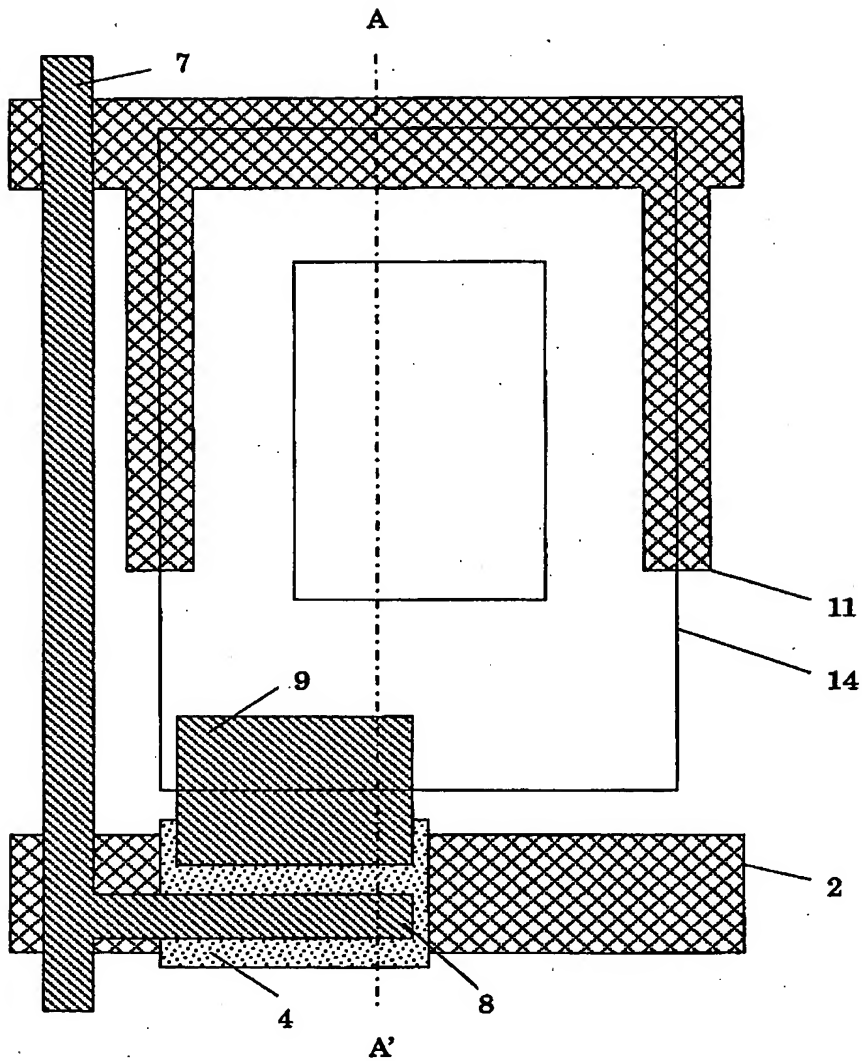
【図 16】



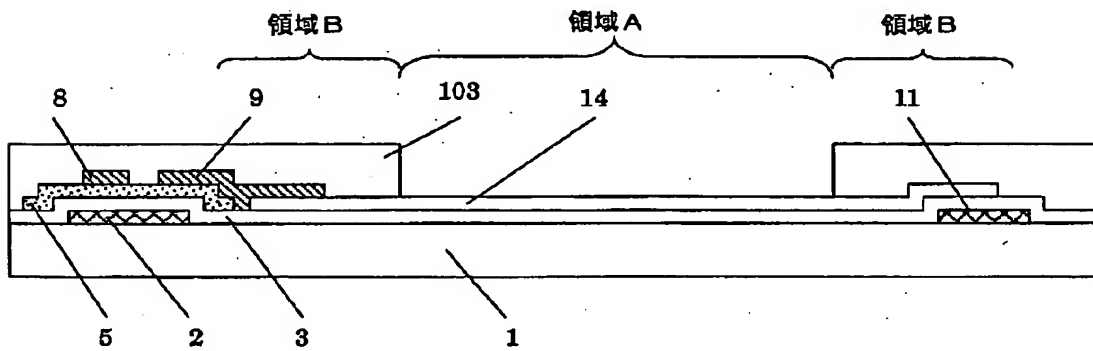
【図17】



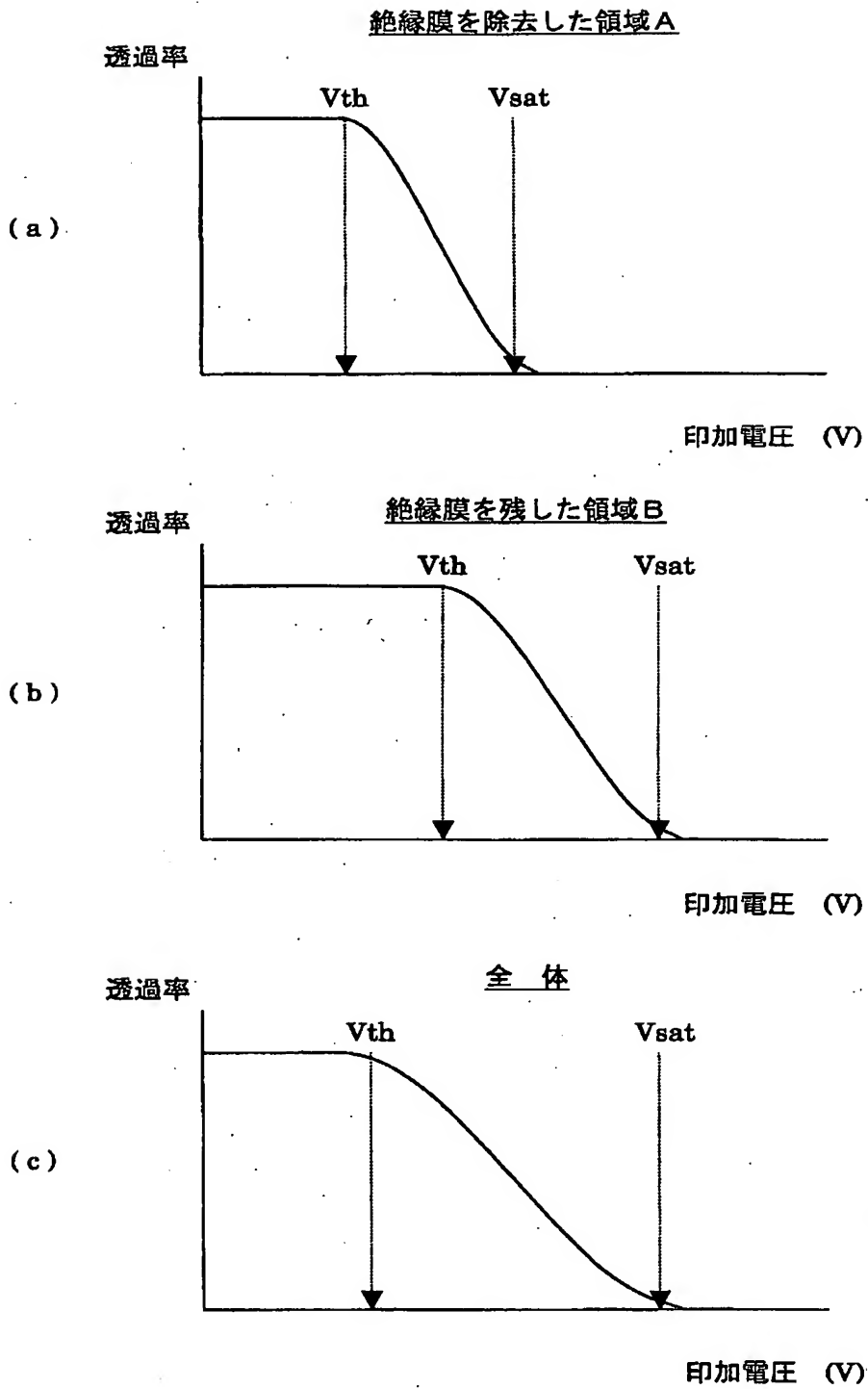
【図18】



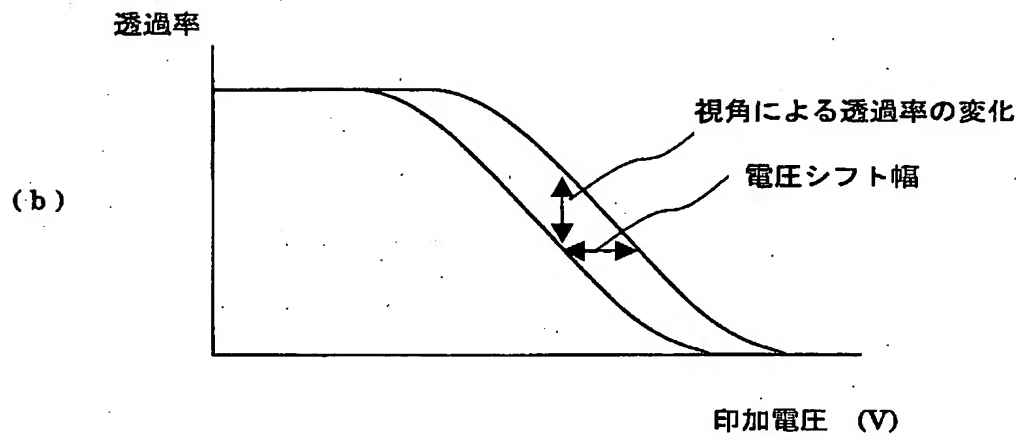
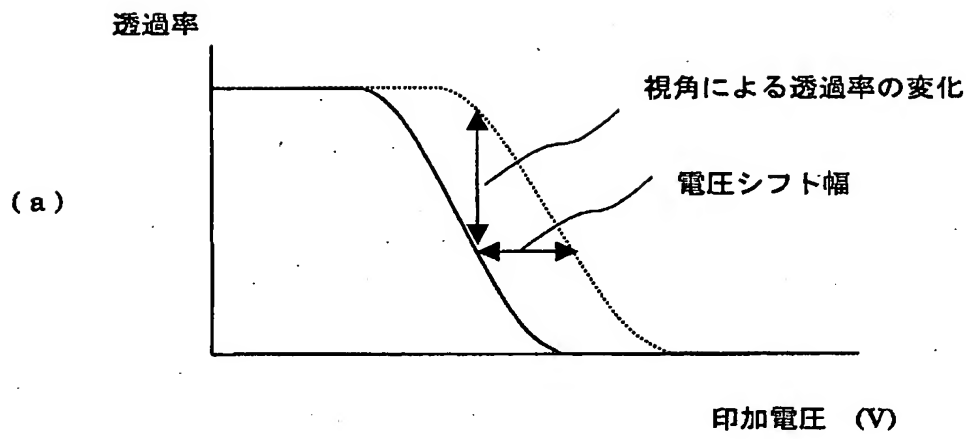
【図19】



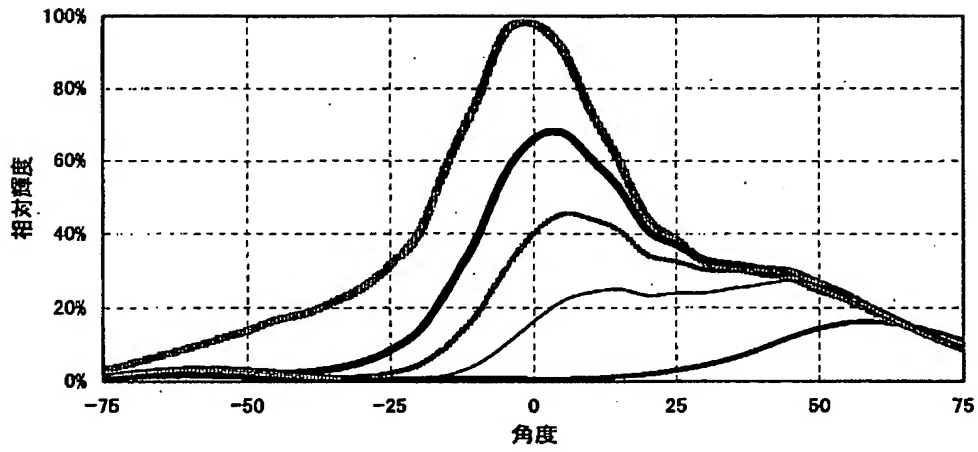
【図 20】



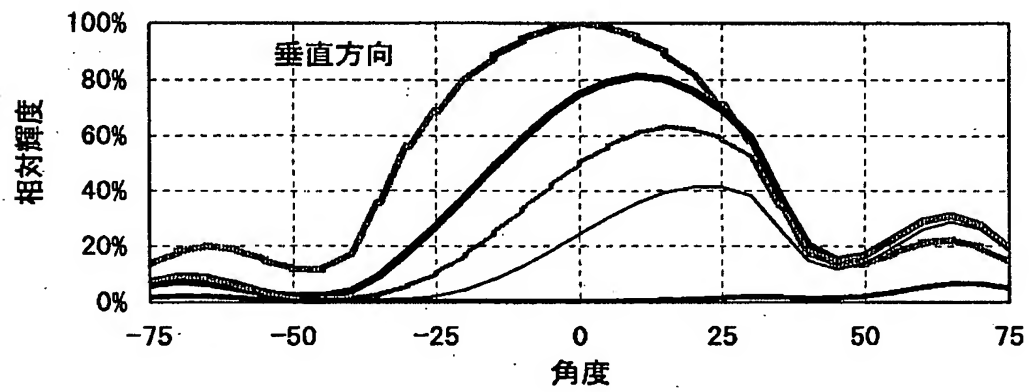
【図 21】



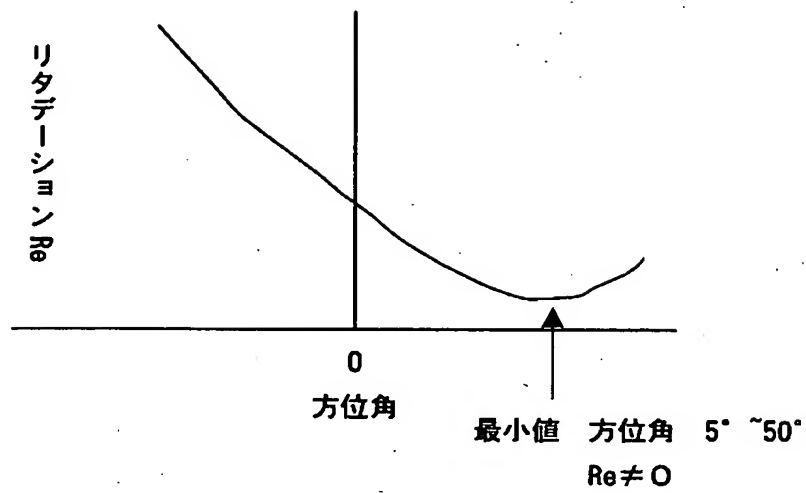
【図 2 2】



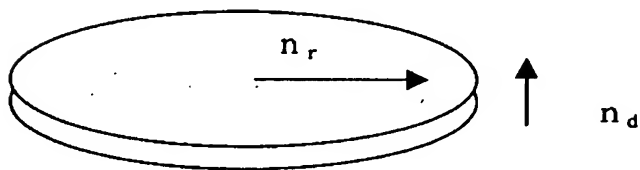
【図 2 3】



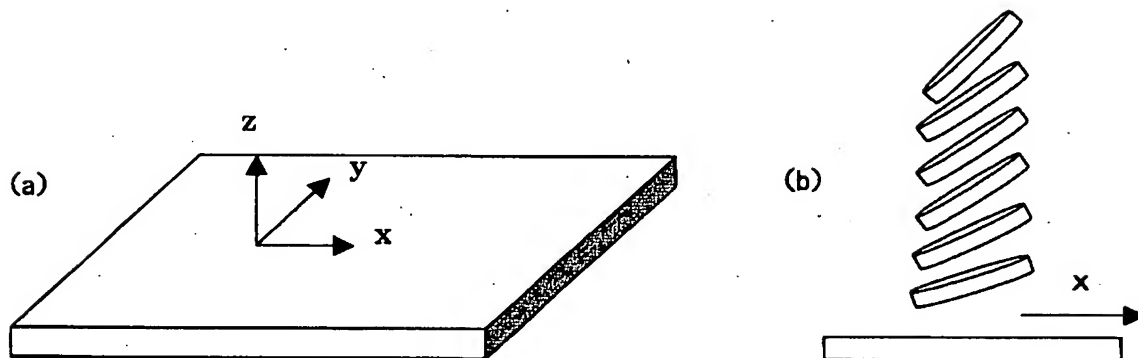
【図 24】



【図 25】



【図 26】



【書類名】 要約書

【要約】

【課題】

液晶表示装置において、画素構造として、絶縁膜による段差を作らずに個々の画素内で液晶に印加する電界強度が異なる領域を作り込み、視野角が広く、コントラストが高い液晶表示装置の提供を目的とするものである。

【解決手段】

本発明にかかる液晶表示装置は、ゲート配線とソース配線の交差部に設けられたTFTを有し、少なくとも画素電極14、16、対向電極24、液晶26等を有する液晶表示装置に対して適用される。そして、画素電極は、画素電極16と、この画素電極16よりも上層に設けられた絶縁層よりもさらに上層に設けられた画素電極14の二つに分けている。そして、画素電極16と画素電極14とは、互いが重合しない領域を有している。さらに、画素電極16と画素電極14とは、コンタクトホール等により電氣的に接続している。

【選択図】 図1

特2001-229099

認定・付加情報

| | |
|---------|---------------|
| 特許出願の番号 | 特願2001-229099 |
| 受付番号 | 50101113138 |
| 書類名 | 特許願 |
| 担当官 | 第二担当上席 0091 |
| 作成日 | 平成13年 8月 2日 |

<認定情報・付加情報>

【提出日】 平成13年 7月30日

次頁無

出 願 人 履 歴 情 報

識別番号 [595059056]

| | |
|----------|--------------------|
| 1. 変更年月日 | 1995年 4月21日 |
| [変更理由] | 新規登録 |
| 住 所 | 熊本県菊池郡西合志町御代志997番地 |
| 氏 名 | 株式会社アドバンスト・ディスプレイ |